

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

#2
J0841 U.S. PTO
09/651889



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 8月31日

出願番号

Application Number:

平成11年特許願第244251号

出願人

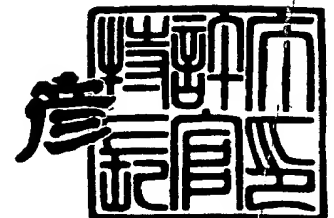
Applicant(s):

株式会社半導体エネルギー研究所

2000年 6月 9日

特許庁長官
Commissioner,
Patent Office

近藤 隆彦



出証番号 出証特2000-3044550

【書類名】 特許願

【整理番号】 P004331-02

【提出日】 平成11年 8月31日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 河崎 律子

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 笠原 健司

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその作製方法並びに電子装置

【特許請求の範囲】

【請求項 1】

チャンネル形成領域またはチャンネル形成領域の近傍に、凸部または凹部を有する活性層を含む T F T を用いたことを特徴とする半導体装置。

【請求項 2】

チャンネル形成領域またはチャンネル形成領域の近傍に、凸部または凹部を有し、且つ、前記チャンネル形成領域に含まれる結晶粒界の本数が 0 本もしくは 1 本である活性層を含む T F T を用いたことを特徴とする半導体装置。

【請求項 3】

チャンネル形成領域またはチャンネル形成領域の近傍に、凸部または凹部を有し、且つ、前記チャンネル形成領域をチャンネル幅の方向に横切る結晶粒界の本数が 0 本または 1 本である活性層を含む T F T を用いたことを特徴とする半導体装置。

【請求項 4】

半導体膜にレーザー光を照射することにより該半導体膜を結晶化する工程を有する半導体装置の作製方法において、

前記半導体膜の一部であって後のチャンネル形成領域を含む領域に、凸部または凹部を形成する工程と、

前記凸部または凹部を形成した半導体膜にレーザー光を照射する工程と、
を有することを特徴とする半導体装置の作製方法。

【請求項 5】

半導体膜にレーザー光を照射することにより該半導体膜を結晶化する工程を有する半導体装置の作製方法において、

前記半導体膜の一部であって後のチャンネル形成領域を含む領域に、凸部または凹部を形成する工程と、

前記凸部または凹部を形成した半導体膜の表面及び裏面にレーザー光を照射する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項 6】

島状の半導体膜にレーザー光を照射することにより該半導体膜を結晶化する工程を有する半導体装置の作製方法において、

前記島状の半導体膜を形成する際、後のチャネル形成領域を含む領域に凸部または凹部を形成する工程と、

前記凸部または凹部を形成した島状の半導体膜にレーザー光を照射する工程と

を有することを特徴とする半導体装置の作製方法。

【請求項 7】

島状の半導体膜にレーザー光を照射することにより該半導体膜を結晶化する工程を有する半導体装置の作製方法において、

前記島状の半導体膜を形成する際、後のチャネル形成領域を含む領域に凸部または凹部を形成する工程と、

前記凸部または凹部を形成した島状の半導体膜の表面及び裏面にレーザー光を照射する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 5 または請求項 7 において、前記島状の半導体膜の表面側に照射されるレーザー光の実効エネルギー強度 (I_0) と前記島状の半導体膜の裏面側に照射されるレーザー光の実効エネルギー強度 (I_0') との間に $0 < I_0' / I_0 < 1$ または $1 < I_0' / I_0$ の関係があることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一に記載された作製方法で作製されたことを特徴とする半導体装置。

【請求項 10】

請求項 1 乃至請求項 3 または請求項 9 のいずれか一に記載された半導体装置を用いたことを特徴とする電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は活性層として半導体膜を用いた薄膜トランジスタ（以下、T F Tという）で形成された半導体装置及びその作製方法に関する。具体的には、レーザーアニールによる半導体膜の結晶化に関する。

【0 0 0 2】

【従来の技術】

近年、活性層として半導体膜を用いたT F Tの開発が進められ、結晶質半導体膜として多結晶シリコン膜（ポリシリコン膜）を用いたT F Tが注目されている。特に、液晶表示装置（液晶ディスプレイ）やE L（エレクトロルミネッセンス）表示装置（E Lディスプレイ）においては、画素をスイッチングする素子やその画素を制御するための駆動回路を形成する素子として用いられる。

【0 0 0 3】

ポリシリコン膜を得る手段としては、非晶質シリコン膜（アモルファスシリコン膜）を結晶化させてポリシリコン膜とする技術が一般的である。特に、最近ではレーザー光を用いてアモルファスシリコン膜を結晶化する方法が注目されている。本明細書中では、非晶質半導体膜をレーザー光で結晶化し、結晶質半導体膜を得る手段をレーザー結晶化という。

【0 0 0 4】

レーザー結晶化は、半導体膜の瞬間的な加熱が可能であり、ガラス基板やプラスチック基板等の耐熱性の低い基板上に形成された半導体膜のアニール手段として有効な技術である。また、従来の電熱炉を用いた加熱手段（以下、ファーネスアニールという）に比べて格段にスループットが高い。

【0 0 0 5】

レーザー光にも様々な種類があるが、一般的にはパルス発振型のエキシマレーザーを発振源とするレーザー光（以下、エキシマレーザー光という）を用いたレーザー結晶化が用いられている。エキシマレーザーは出力が大きく、高周波数での繰り返し照射が可能であるという利点を有し、さらにエキシマレーザー光はシリコン膜に対しての吸収係数が高いという利点を有する。

【0 0 0 6】

現在、最も注目されている問題はレーザー光で結晶化された結晶質半導体膜の結晶粒径を如何に大きくするかである。当然のことながら、一つの結晶粒（グレインともいう）が大きくなれば、T F Tの特にチャネル形成領域を横切る結晶粒界の数が減る。そのため、電界効果移動度やしきい値電圧といったT F Tの代表的な電気特性のばらつきを改善することが可能となる。

【0 0 0 7】

また、各結晶粒の内部は、比較的きれいな結晶性を維持しており、上述のT F Tの諸特性を向上させるためには、一つの結晶粒の内部に完全にチャネル形成領域が収まるようにしてT F Tを形成することが望ましい。

【0 0 0 8】

しかしながら、現在の技術では結晶粒径の十分に大きな結晶質半導体膜を得ることは困難であり、実験的に得られたという報告はあるものの、実用化レベルには達していないのが現状である。

【0 0 0 9】

【発明が解決しようとする課題】

本願発明は、上記問題点を解決するための技術であり、結晶粒径の大きい結晶質半導体膜を得るためのレーザーアニール方法を提供し、そのようなレーザーアニール方法を用いた半導体装置の作製方法を提供することを課題とする。

【0 0 1 0】

【課題を解決するための手段】

本願発明の要旨は、非晶質半導体膜をレーザー結晶化する際に非晶質半導体膜の形状変化を用い、結晶質半導体膜の結晶粒径を従来例の結晶質半導体膜のそれよりも大きくする点にある。そして、結晶粒径を大きくすることで、理想的にはその中にチャネル形成領域が収まるようにT F Tを形成する。

【0 0 1 1】

非晶質半導体膜の形状変化とは、非晶質半導体膜に設けられた凸部（突起部）、凹部もしくは孔部を指す場合もあるし、非晶質半導体膜の形状が連続的もしくは段階的に変化する領域を指す場合もある。勿論、凹部や凸部は矩形状、半円状、楕円状または三角形状であっても良い。

【0 0 1 2】

また、本願発明を実施する際、非晶質半導体膜をパターニングして島状に加工された半導体膜（以下、島状半導体膜という）とした後で結晶化することが好ましい。パターニングする前の状態（成膜直後の状態）の非晶質半導体膜は凸部、凹部もしくは孔部のいずれを形成するにおいてもパターニングが必要である。その点、島状にパターニングした後であれば、後に活性層となる島状半導体膜を形成すると同時に凸部、凹部もしくは孔部を形成することが可能である。

【0 0 1 3】

また、非晶質半導体膜の結晶化に用いるレーザー光の発振源となるレーザーとしては、エキシマレーザー（代表的にはKrFレーザーもしくはXeClレーザー）、固体レーザー（代表的にはNd:YAGレーザーもしくはルビーレーザー）、ガスレーザー（代表的にはアルゴンレーザーもしくはヘリウム・ネオンレーザー）、金属蒸気レーザー（代表的には銅蒸気レーザーもしくはヘリウム・カドミウムレーザー）または半導体レーザーを用いることができる。

【0 0 1 4】

また、これらのレーザーから発するレーザー光はパルス発振または連続発振のどちらの手段で発生させたものであっても良い。

【0 0 1 5】

なお、Nd:YAGレーザーのように基本波（第1高調波：波長1064nm）の波長が長いレーザー光を用いる場合は、第2高調波（波長532nm）、第3高調波（波長355nm）もしくは第4高調波（266nm）を用いるのが好ましい。これらの高調波は非線形結晶（非線形素子）を用いて得ることができる。また、公知のQスイッチ方式を用いても良い。

【0 0 1 6】

【発明の実施の形態】

本願発明の実施の形態について図1を用いて説明する。図1（A）において、101は非晶質半導体膜をパターニングして得た島状半導体膜である。島状半導体膜101は、「TFT完成後のチャネル形成領域」を含む領域102が設けられている。この領域102は島状半導体膜101に凸部103を形成するような

形状で形成される。即ち、完成した T F T の活性層には、チャネル形成領域またはチャネル形成領域の近傍に凸部（凹部であっても良い）が形成されることになる。ここで近傍とは、チャネル形成領域の端部から $1\ \mu\text{m}$ 以内の範囲を指す。

【0 0 1 7】

図 1 (B) は、図 1 (A) の状態に対してエキシマレーザー光 1 0 4 を照射している様子である。エキシマレーザー光 1 0 4 は、被照射面における断面形状が線状（厳密には細長い長方形状）となるように光学系で加工されている。勿論、断面形状は矩形であっても構わないが、線状にした方がスループットは向上する。図 1 (B) では矢印で示す方向に線状のエキシマレーザー光 1 0 4 が走査され、島状半導体膜 1 0 1 の結晶化が行われる。

【0 0 1 8】

このとき、前述の凸部 1 0 3 がレーザー結晶化の際に結晶成長の起点となって（結晶核となって）結晶粒の拡大に寄与する。理論的にどのような機構で結晶化が進行するのかは現状では不明であるが、結晶核が規定されることにより結晶成長を阻害する原因となる不規則な核発生が抑制された結果と考えられる。

【0 0 1 9】

図 1 (C) において、1 0 5 で示されるのはレーザー結晶化により形成された結晶質半導体膜でなる島状半導体膜である。このとき、1 0 2 で囲まれた領域は凸部 1 0 3 によって結晶核の位置が規定されているため、他の領域（島状半導体膜 1 0 5 の領域 1 0 2 以外の領域）に比べて結晶粒径の大きい領域となる。

【0 0 2 0】

即ち、凸部 1 0 3 を意図的に設けることで、結晶核の位置を任意に規定することができるため、所望の位置に結晶粒径の大きい結晶粒を形成することが可能となる。この現象を用いれば、T F T 形成後にチャネル形成領域となる領域の結晶粒径を十分に大きくすることが可能となり、チャネル形成領域に含まれる結晶粒界の数を制御することができる。

【0 0 2 1】

理想的には一つの結晶粒内に一つのチャネル形成領域を形成しうるように設計し、チャネル形成領域内の結晶粒界の数を 0 本にすることも可能である。個々の

結晶粒の内部は実質的に単結晶と見なせる程に結晶性が高いため、T F Tの電気特性を改善することが可能である。具体的には、サブスレッシュOLD係数（S 値）を従来以上に小さくでき、電界効果移動度（モビリティ）を従来以上に高めることが可能である。

【0 0 2 2】

【実施例】

〔実施例 1〕

本実施例では具体的に画素部の画素T F Tおよび保持容量と、画素部の周辺に設けられる駆動回路のnチャネル型T F Tとpチャネル型T F Tとを同時に作製する方法について説明する。説明には図2～図6を用いる。

【0 0 2 3】

図2（A）において、基板2 0 1にはコーニング社の# 7 0 5 9 ガラスや# 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板の他に、ポリエチレンテレフタレート（P E T）、ポリエチレンナフタレート（P E N）、ポリエーテルサルフォン（P E S）など光学的異方性を有しないプラスチック基板を用いることができる。また、石英基板や結晶化ガラス基板を用いても良い。

【0 0 2 4】

そして、基板2 0 1のT F Tを形成する表面に、基板2 0 1からの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの下地膜2 0 2を形成する。本実施例ではプラズマC V D法でS i H₄、N H₃、N₂Oから作製される酸化窒化シリコン膜2 0 2 aを1 0～2 0 0 nm（好ましくは5 0～1 0 0 nm）、同様にS i H₄、N₂Oから作製される酸化窒化水素化シリコン膜2 0 2 bを5 0～2 0 0 nm（好ましくは1 0 0～1 5 0 nm）の厚さに積層形成する。

【0 0 2 5】

酸化窒化シリコン膜は従来の平行平板型のプラズマC V D法を用いて形成する。酸化窒化シリコン膜2 0 2 aは、S i H₄を1 0 SCCM、N H₃を1 0 0 SCCM、N₂Oを2 0 SCCMとして反応室に導入し、基板温度3 2 5℃、反応圧力4 0 Pa、放

電電力密度 0.41 W/cm^2 、放電周波数 60 MHz とする。一方、酸化窒化水素化シリコン膜 202b は、 SiH_4 を 5 SCCM 、 N_2O を 120 SCCM 、 H_2 を 125 SCCM として反応室に導入し、基板温度 400°C 、反応圧力 20 Pa 、放電電力密度 0.41 W/cm^2 、放電周波数 60 MHz とする。これらの膜は、基板温度を変化させ、反応ガスの切り替えのみで連続して形成することもできる。

【0026】

また、酸化窒化シリコン膜 202a は基板を中心に考えて、その内部応力が引張り応力となるように形成する。酸化窒化シリコン膜 202b も同様な方向に内部応力を持たせるが、酸化窒化シリコン膜 202a よりも絶対値で比較して小さい応力となるようにする。

【0027】

次に、 $25 \sim 80 \text{ nm}$ （好ましくは $30 \sim 60 \text{ nm}$ ）の厚さで非晶質半導体膜 203 を、プラズマ CVD 法やスパッタ法などの公知の方法で形成する。例えば、プラズマ CVD 法で非晶質シリコン膜を 55 nm の厚さに形成する。このとき、下地膜 202 と非晶質半導体膜 203 とは両者を連続形成することも可能である。例えば、前述のように酸化窒化シリコン膜 202a と酸化窒化水素化シリコン膜 202b をプラズマ CVD 法で連続して成膜後、反応ガスを SiH_4 、 N_2O 、 H_2 から SiH_4 と H_2 或いは SiH_4 のみに切り替えれば、一旦大気雰囲気に晒すことなく連続形成できる。その結果、酸化窒化水素化シリコン膜 202b の表面の汚染を防ぐことが可能となり、作製する TFT の特性バラツキやしきい値電圧の変動を低減させることができる。

【0028】

そして、まず非晶質構造を有する半導体層 203 から、図 2 (B) で示すよう島状半導体層 204～208 を形成する。図 5 (A) はこの状態における島状半導体層 204、205 の上面図であり、同様に図 6 (A) は島状半導体層 208 の上面図を示す。

【0029】

このとき図 5 (A) に示すように島状半導体層 204、205 の各々の「TFT 完成後のチャネル形成領域」を含む領域 501、502 には、レーザー結晶化

時の結晶成長の起点となる凸部 5 0 3、5 0 4 が形成される。また同様に、図 6 (A) に示すように島状半導体層 2 0 8 の「T F T 完成後のチャネル形成領域」を含む領域 6 0 1 a、6 0 1 b には、レーザー結晶化時の結晶成長の起点となる凸部 6 0 2 a、6 0 2 b が形成される。

【0 0 3 0】

勿論、島状半導体膜 2 0 6、2 0 7 においても図 5 (A) と同様にして凸部が形成されているが説明は省略する。

【0 0 3 1】

次に、このような島状半導体層 2 0 4 ~ 2 0 8 に対して結晶化の工程を行う。本実施例では X e C l を励起ガスとして用いたエキシマレーザー光（波長 3 0 8 n m）によって島状半導体層 2 0 4 ~ 2 0 8 のレーザー結晶化を行う。本実施例では、島状半導体膜 2 0 4 ~ 2 0 8 のレーザー結晶化に際し、図 7 に示すレーザー装置を用いる。特徴的な点は、レーザー光を島状半導体膜の表面及び裏面に対して照射する点にある。

【0 0 3 2】

図 7 (A) に示すレーザー装置は、レーザー 7 0 1、レーザー 7 0 1 を発振源とするレーザー光を線状に加工する光学系 8 0 1、透光性基板を固定するステージ 7 0 2 を有し、ステージ 7 0 2 にはヒータ 7 0 3 とヒータコントローラー 7 0 4 が具備されて、基板を室温 ~ 5 5 0 ° C の範囲の温度に保持することができる。また、ステージ 7 0 2 上には反射体 7 0 5 が設けられ、その上に島状半導体膜が形成された基板 7 0 6 が設置される。

【0 0 3 3】

また、図 7 (B) に示すようにステージ 7 0 2 に設置された基板 7 0 6 は、反応室 7 0 7 に設置され、レーザー 7 0 1 を発振源とする線状のレーザー光が照射される。反応室内は図示されていない排気系またはガス系により減圧状態または不活性ガス雰囲気とすることができ、半導体膜を汚染させることなく 1 0 0 ~ 5 5 0 ° C まで加熱することができる。

【0 0 3 4】

また、ステージ 7 0 2 はガイドレール 7 0 8 に沿って反応室内を移動すること

ができ、基板の全面に線状のレーザー光を照射することができる。レーザー光は基板 7 0 6 の上面に設けられた図示されていない石英製の窓から入射する。また、図 7 (B) ではこの反応室 7 0 7 にトランスファー室 7 0 9、中間室 7 1 0、ロード・アンロード室 7 1 1 が接続され、各部屋 (室) は仕切弁 7 1 2、7 1 3 で分離されている。

【0 0 3 5】

ロード・アンロード室 7 1 1 には複数の基板を保持することが可能なカセット 7 1 4 が設置され、トランスファー室 7 0 9 に設けられた搬送ロボット 7 1 5 により基板が搬送される。基板 7 0 6' は搬送中の基板を表す。このような構成とすることによりレーザーアニールを減圧下または不活性ガス雰囲気中で連続して処理することができる。

【0 0 3 6】

次に、レーザー光を線状にする光学系 8 0 1 の構成について図 8 を用いて説明する。図 8 (A) は光学系 8 0 1 を側面から見た図であり、図 8 (B) は光学系 8 0 1 を上面から見た図である。

【0 0 3 7】

レーザー 7 0 1 を発振源とするレーザー光はシリンドリカルレンズアレイ 8 0 2 により縦方向に分割される。この分割されたレーザー光はシリンドリカルレンズ 8 0 3 によりさらに横方向に分割される。即ち、レーザー光はシリンドリカルレンズアレイ 8 0 2、8 0 3 によって最終的にはマトリクス状に分割されることになる。

【0 0 3 8】

そして、レーザー光はシリンドリカルレンズ 8 0 4 により一旦集光される。その際、シリンドリカルレンズ 8 0 4 の直後にシリンドリカルレンズ 8 0 5 を通る。その後、ミラー 8 0 6 で反射され、シリンドリカルレンズ 8 0 7 を通った後、照射面 8 0 8 に達する。

【0 0 3 9】

このとき、照射面 8 0 8 に投影されたレーザー光は線状の照射面を示す。即ち、シリンドリカルレンズ 8 0 7 を透過したレーザー光の断面形状は線状になって

いることを意味する。この線状に加工されたレーザー光の幅方向（短い方向）の均質化は、シリンドリカルレンズアレイ 802、シリンドリカルレンズ 804 及びシリンドリカルレンズ 807 で行われる。また、上記レーザー光の長手方向（長い方向）の均質化は、シリンドリカルレンズアレイ 803 及びシリンドリカルレンズ 805 で行われる。

【0040】

また、ここで説明した光学系以外にも、特開平 10-064842 号公報に記載された光学系を用いても良い。

【0041】

次に、基板上に形成された被処理膜の表面及び裏面からレーザー光を照射するための構成について図 9 を用いて説明する。図 9 に示したのは、図 7 における基板 706 と反射体 705 との位置関係を示す図である。901 は透光性基板であり、その表面（薄膜または素子が形成される側の面）には絶縁膜 902、非晶質半導体膜（または微結晶半導体膜）903 が形成されている。また、透光性基板 901 の下にはレーザー光を反射させるための反射体 904 が配置される。

【0042】

本実施例では非晶質半導体膜を結晶化するにあたって、レーザー光を非晶質半導体膜の表面（上に薄膜が重ねられていく面）及び裏面（表面とは反対側の面）に同時に照射し、且つ、その表面に照射されたレーザー光（以下、第一次レーザー光という）の実効エネルギー強度と裏面に照射されるレーザー光（以下、第二次レーザー光という）の実効エネルギー強度とを異なるものとする。

【0043】

即ち、第一次レーザー光の実効エネルギー強度を (I_0) とし、第二次レーザー光の実効エネルギー強度を (I_0') とした時、実効エネルギー強度比 (I_0'/I_0) に「 $0 < I_0'/I_0 < 1$ 」または「 $1 < I_0'/I_0$ 」の関係が成り立つようにレーザー光を照射する。勿論、 $I_0 \cdot I_0' \neq 0$ である。このとき、実効エネルギー強度比 (I_0'/I_0) は 0.2 ~ 0.9（好ましくは 0.3 ~ 0.7）とすることが好ましい。

【0044】

なお、本明細書中において、「実効エネルギー強度」とはレーザー光が非晶質半導体膜の表面または裏面に達した時に有するエネルギー強度であり、透過時や反射時のエネルギー損失（エネルギーの減衰）を考慮したエネルギー強度（ここでは、単位は密度： mJ/cm^2 で表す）と定義する。測定することはできないが、レーザー光の経路に存在する媒質が判れば反射率や透過率の計算から容易に求めることができる。

【0045】

透光性基板901はガラス基板、石英基板、結晶化ガラス基板若しくはプラスチック基板が用いられる。この透光性基板901自体で第二次レーザー光の実効エネルギー強度を調節することが可能である。また、絶縁膜902は酸化シリコン膜や窒化酸化シリコン膜（ SiO_xN_y ）などの珪素を含む絶縁膜を用いれば良く、この絶縁膜902で第二次レーザー光の実効エネルギー強度を調節しても良い。また、非晶質半導体膜903はアモルファスシリコン膜の他に、アモルファスシリコンゲルマニウム膜などの化合物半導体膜も含む。

【0046】

また、反射体904は表面（レーザー光の反射面）に金属膜を形成した基板であっても良いし、金属元素でなる基板であっても良い。この場合、金属膜としては如何なる材料を用いても良い。代表的には、シリコン（ Si ）、アルミニウム（ Al ）、銀（ Ag ）、タングステン（ W ）、チタン（ Ti ）、タンタル（ Ta ）のいずれかの元素を含む金属膜を用いる。例えば、窒化タングステン（ WN ）、窒化チタン（ TiN ）、窒化タンタル（ TaN ）を用いても良い。

【0047】

さらに、この反射体904は透光性基板901に接して設けても良いし、離して設けても良い。また、反射体904を配置する代わりに、基板901の裏面（表面の反対側の面）に直接上述のような金属膜を形成し、そこでレーザー光を反射させることも可能である。いずれにしても、この反射体904の反射率で第二次レーザー光の実効エネルギー強度を調節することができる。また、反射体904を透光性基板901と離して設置する場合、その隙間に充填する気体（ガス）や離れた距離で第二次レーザー光の実効エネルギー強度を制御することも可能で

ある。

【0048】

そして、図8で説明した光学系801を経由して線状に加工されたレーザー光が、非晶質半導体膜903に照射される。この線状に加工されたレーザー光の照射はレーザー光を走査することによって行われる。

【0049】

いずれにしても、シリンドリカルレンズ807を透過して非晶質半導体膜903の表面に照射される第一次レーザー光905と、反射体904で一旦反射されて非晶質半導体膜903の裏面に照射される第二次レーザー光906との実効エネルギー強度比 (I_0' / I_0) が、 $0 < I_0' / I_0 < 1$ または $1 < I_0' / I_0$ の関係を満たす。このためには、反射体904のレーザー光に対する反射率は20～80%であることが好ましい。

【0050】

また、シリンドリカルレンズ807を透過したレーザー光は、集光される過程で基板表面に対して45～90°の入射角を持つ。そのため、第二次レーザー光906は非晶質半導体膜903の裏面側にも回り込んで照射される。また、反射体904の反射面に起伏部を設けてレーザー光を乱反射させることで、第二次レーザー光906をさらに効率良く得ることができる。

【0051】

以上のような構成のレーザー装置及びレーザー照射方法を用いて非晶質半導体膜204～208の結晶化を行い、結晶質半導体膜でなる島状半導体膜209～213が形成される。このとき、図5(B)において、505、506で示された領域は、本願発明の効果により他の領域に比べて結晶粒径の大きな領域となる。また、図6(B)においても同様に、603a、603bで示された領域は、本願発明の効果により他の領域に比べて結晶粒径の大きな領域となる。

【0052】

また、照射するレーザーエネルギー密度が高い場合、島状半導体膜全体が内側に向かって0.1～0.5 μm 程小さくなる現象が見られる。これはレーザー光の照射により島状半導体膜が溶融した際、膜の緻密化もしくは表面張力により収

縮したためと予測される。この現象を積極的に用いれば、島状半導体膜 204～208 に結晶成長の起点として設けられていた凸部を島状半導体膜 209～213 の形成と同時に除去することも可能である。

【0053】

次に、この島状半導体層 209～213 を覆って、プラズマ CVD 法またはスパッタ法により 50～100 nm の厚さの酸化シリコン膜によるマスク層 214 を形成する。この状態で島状半導体層に対し、TFT のしきい値電圧 (V_{th}) を制御する目的で p 型を付与する不純物元素を $1 \times 10^{16} \sim 5 \times 10^{17} \text{ atoms/cm}^3$ 程度の濃度で島状半導体層の全面に添加しても良い。

【0054】

半導体に対して p 型を付与する不純物元素には、ホウ素 (B)、アルミニウム (Al)、ガリウム (Ga) など周期表の第 13 族の元素が知られている。その方法として、イオン注入法やイオンドープ法を用いることができるが、大面積基板を処理するにはイオンドープ法が適している。イオンドープ法ではジボラン (B_2H_6) をソースガスとして用いホウ素 (B) を添加する。このような不純物元素の注入は必ずしも必要でなく省略しても差し支えないが、特に n チャネル型 TFT のしきい値電圧を所定の範囲内に収めるためには有効である。

【0055】

次に、レジストマスク 215a～215e を形成し、n 型を付与する不純物元素を島状半導体層 210、212、213 に選択的に添加する。n 型を付与する不純物元素としては、周期表の 15 族に属する元素、代表的にはリン (P) や砒素 (As) を用いれば良く、ここではリン (P) を添加すべく、フォスフィン (PH_3) を用いたイオンドープ法を用いる。

【0056】

形成された不純物領域は低濃度 n 型不純物領域 216、217 として、このリン (P) 濃度は $2 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ の範囲とすれば良い。本明細書中では、ここで形成された不純物領域 216、217 に含まれる n 型を付与する不純物元素の濃度を (n^-) と表す。また、不純物領域 218 は、画素部の保持容量を形成するための半導体層であり、この領域にも同じ濃度でリン (P) が

添加される（図 2（D））。

【0057】

次に、添加した不純物元素を活性化させる工程を行う。活性化は、窒素雰囲気中で 500～600℃で 1～4 時間の熱処理や、レーザー活性化の方法により行うことができる。また、両者を併用して行っても良い。レーザー活性化の方法による場合、エキシマレーザー光を用いれば良い。尚、レーザー光の照射条件には何ら限定される事項はなく、実施者が適宜決定すれば良い。この工程は、マスク層 214 を残して行っても良いし、除去してから行っても良い。

【0058】

図 2（E）において、ゲート絶縁膜 219 はプラズマ CVD 法またはスパッタ法を用い、膜厚を 40～150 nm としてシリコンを含む絶縁膜で形成する。例えば、120 nm の厚さで酸化窒化シリコン膜から形成すると良い。また、 SiH_4 と N_2O に O_2 を添加させて作製された酸化窒化シリコン膜は、膜中の固定電荷密度が低減されているのでこの用途に対して好ましい材料となる。勿論、ゲート絶縁膜 219 はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0059】

そして、図 2（E）に示すように、ゲート絶縁膜 219 上にゲート電極を形成するための耐熱性導電層を形成する。耐熱性導電層は単層で形成しても良いが、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。このような耐熱性導電性材料を用い、例えば、導電性の窒化物金属膜から成る導電層（A）220 と金属膜から成る導電層（B）221 とを積層した構造とすると良い。

【0060】

導電層（B）221 はタンタル（Ta）、チタン（Ti）、モリブデン（Mo）、タングステン（W）から選ばれた元素、または前記元素を主成分とする合金か、前記元素を組み合わせた合金膜（代表的には Mo-W 合金膜、Mo-Ta 合金膜）で形成すれば良く、導電層（A）220 は窒化タンタル（Ta₃N₅）、窒化タングステン（W₂N₃）、窒化チタン（TiN）膜、窒化モリブデン（MoN）な

どで形成する。また、導電層 (A) 2 2 0 はタングステンシリサイド、チタンシリサイド、モリブデンシリサイドを適用しても良い。

【0 0 6 1】

また、導電層 (B) 2 2 1 は低抵抗化を図るために含有する不純物濃度を低減させることが好ましく、特に酸素濃度に関しては 3 0 p p m 以下とすることが好ましい。例えば、タングステン (W) は酸素濃度を 3 0 p p m 以下とすることで $2 0 \mu \Omega \text{ cm}$ 以下の比抵抗値を実現することができる。

【0 0 6 2】

導電層 (A) 2 2 0 は 1 0 ~ 5 0 n m (好ましくは 2 0 ~ 3 0 n m) とし、導電層 (B) 2 2 1 は 2 0 0 ~ 4 0 0 n m (好ましくは 2 5 0 ~ 3 5 0 n m) とすれば良い。W をゲート電極とする場合には、W をターゲットとしたスパッタ法で、アルゴン (A r) ガスと窒素 (N_2) ガスを導入して導電層 (A) 2 2 0 を窒化タングステン (WN) で 5 0 n m の厚さに形成し、導電層 (B) 2 2 1 を W で 2 5 0 n m の厚さに形成する。その他の方法として、W 膜は 6 フッ化タングステン (WF_6) を用いて熱 C V D 法で形成することもできる。

【0 0 6 3】

いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W 膜の抵抗率は $2 0 \mu \Omega \text{ cm}$ 以下にすることが望ましい。W 膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W 中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度 9 9 . 9 9 9 9 % の W ターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮して W 膜を形成することにより、抵抗率 9 ~ $2 0 \mu \Omega \text{ cm}$ を実現することができる。

【0 0 6 4】

一方、導電層 (A) 2 2 0 に T a N 膜を、導電層 (B) 2 2 1 に T a 膜を用いる場合には、同様にスパッタ法で形成することが可能である。T a N 膜は T a をターゲットとしてスパッタガスに A r と窒素との混合ガスを用いて形成し、T a 膜はスパッタガスに A r を用いる。また、これらのスパッタガス中に適量の X e や K r を加えておくと、形成する膜の内部応力を緩和して膜の剥離を防止するこ

とができる。 α 相のTa膜の抵抗率は $20\ \mu\Omega\text{cm}$ 程度でありゲート電極に使用することができるが、 β 相のTa膜の抵抗率は $180\ \mu\Omega\text{cm}$ 程度でありゲート電極とするには不向きである。Ta₂N膜は α 相に近い結晶構造を持つので、この上にTa膜を形成すれば α 相のTa膜が容易に得られる。

【0065】

なお、図示しないが、導電層(A) 220の下に2~20nm程度の厚さでリン(P)をドーピングしたシリコン膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、導電層(A) 220または導電層(B) 221が微量に含有するアルカリ金属元素がゲート絶縁膜219に拡散するのを防ぐことができる。いずれにしても、導電層(B) 221は抵抗率を $10\sim 50\ \mu\Omega\text{cm}$ の範囲とすることが好ましい。

【0066】

次に、フォトマスクを用い、フォトリソグラフィーの技術を使用してレジストマスク222a~222fを形成し、導電層(A) 220と導電層(B) 221とを一括でエッチングしてゲート電極223~227と容量配線228を形成する。ゲート電極223~227と容量配線228は、導電層(A) から成る223a~227aと、導電層(B) から成る223b~227bとが一体として形成されている(図3(A))。

【0067】

また、この状態における島状半導体層209、210とゲート電極223、224との位置関係を図5(C)に示す。同様に島状半導体層213とゲート電極227、容量配線228の関係を図6(C)に示す。図5(C)および図6(C)において、ゲート絶縁膜219は省略する。

【0068】

導電層(A)および導電層(B)をエッチングする方法は実施者が適宜選択すれば良いが、前述のようにWを主成分とする材料で形成されている場合には、高速でかつ精度良くエッチングを実施するために高密度プラズマを用いたドライエッチング法を適用することが望ましい。高密度プラズマを得る方法として、マイクロ波プラズマや誘導結合プラズマ(Inductively Coupled Plasma: ICP)エ

ッチング装置を用いると良い。

【0069】

例えば、ICPエッチング装置を用いたWのエッチング法は、エッチングガスに CF_4 と Cl_2 の2種のガスを反応室に導入し、圧力0.5～1.5 Pa（好ましくは1 Pa）とし、誘導結合部に200～1000 Wの高周波（13.56 MHz）電力を印加する。この時、基板が置かれたステージには20 Wの高周波電力が印加され、自己バイアスで負電位に帯電することにより、正イオンが加速されて異方性のエッチングを行うことができる。ICPエッチング装置を使用することにより、Wなどの硬い金属膜も2～5 nm/秒のエッチング速度を得ることができる。また、残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増しオーバーエッチングをすると良い。しかし、この時に下地とのエッチングの選択比に注意する必要がある。例えば、W膜に対する酸化窒化シリコン膜（ゲート絶縁膜219）の選択比は2.5～3であるので、このようなオーバーエッチング処理により、酸化窒化シリコン膜が露出した面は20～50 nm程度エッチングされて実質的に薄くなる。

【0070】

そして、画素TFTのnチャネル型TFTにLDD領域を形成するために、n型を付与する不純物元素添加の工程（n⁻ドーピング工程）を行う。ゲート電極223～227をマスクとして自己整合的にn型を付与する不純物元素をイオンドーピング法で添加すればよい。n型を付与する不純物元素として添加するリン（P）の濃度は $1 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ の濃度範囲で添加する。このようにして、図3（B）に示すように島状半導体層に低濃度n型不純物領域229～233を形成する。

【0071】

次に、nチャネル型TFTにおいて、ソース領域またはドレイン領域として機能する高濃度n型不純物領域の形成を行う（n⁺ドーピング工程）。まず、フォトリソマスクを用い、レジストマスク234a～234dを形成し、n型を付与する不純物元素を添加して高濃度n型不純物領域235～240を形成する。n型を付与する不純物元素にはリン（P）を用い、その濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atom}$

s/cm^3 の濃度範囲となるようにフォスフィン (PH_3) を用いたイオンドープ法で行う (図3 (C))。

【0072】

次に、pチャネル型TFTを形成する島状半導体層209、211にソース領域およびドレイン領域とする高濃度p型不純物領域242、243を形成する。ここでは、ゲート電極223、225をマスクとしてp型を付与する不純物元素を添加し、自己整合的に高濃度p型不純物領域を形成する。このとき、nチャネル型TFTを形成する島状半導体膜210、212、213は、レジストマスク241a~241cによって全面を被覆しておく。

【0073】

高濃度p型不純物領域242、243はジボラン (B_2H_6) を用いたイオンドープ法で形成する。この領域のボロン (B) 濃度は $3 \times 10^{20} \sim 3 \times 10^{21} \text{atom s/cm}^3$ となるようにする (図3 (D))。

【0074】

この高濃度p型不純物領域242、243には、前工程においてリン (P) が添加されていて、高濃度p型不純物領域242a、243aには $1 \times 10^{20} \sim 1 \times 10^{21} \text{atoms/cm}^3$ の濃度で、高濃度p型不純物領域242b、243bには $1 \times 10^{16} \sim 5 \times 10^{19} \text{atoms/cm}^3$ の濃度でリンが含まれるが、この工程で添加するボロン (B) の濃度を、含まれるリンの濃度の1.5から3倍とすることでpチャネル型TFTのソース領域およびドレイン領域として問題なく機能させることができる。

【0075】

その後、図4 (A) に示すように、ゲート電極およびゲート絶縁膜上から保護絶縁膜244を形成する。保護絶縁膜は酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。いずれにしても保護絶縁膜244は無機絶縁物材料から形成する。また、保護絶縁膜244の膜厚は100~200nmとする。

【0076】

ここで、酸化シリコン膜を用いる場合には、プラズマCVD法で、オルトケイ

酸テトラエチル (Tetraethyl Orthosilicate: TEOS) と O_2 とを混合し、反応圧力 40 Pa、基板温度 300 ~ 400 °C とし、高周波 (13.56 MHz) 電力密度 0.5 ~ 0.8 W/cm² で放電させて形成することができる。酸化窒化シリコン膜を用いる場合には、プラズマ CVD 法で SiH_4 、 N_2O 、 NH_3 から作製される酸化窒化シリコン膜、または SiH_4 、 N_2O から作製される酸化窒化シリコン膜で形成すれば良い。この場合の作製条件は反応圧力 20 ~ 200 Pa、基板温度 300 ~ 400 °C とし、高周波 (60 MHz) 電力密度 0.1 ~ 1.0 W/cm² で形成することができる。また、 SiH_4 、 N_2O 、 H_2 から作製される酸化窒化水素化シリコン膜を適用しても良い。窒化シリコン膜も同様にプラズマ CVD 法で SiH_4 、 NH_3 から作製することが可能である。

【0077】

その後、それぞれの濃度で添加された n 型または p 型を付与する不純物元素を活性化する工程を行う。この工程は電熱炉を用いるファーンেসアニール法で行う。その他に、レーザーアニール法、またはラピッドサーマルアニール法 (RTA 法) を適用することができる。ファーンেসアニール法では酸素濃度が 1 ppm 以下、好ましくは 0.1 ppm 以下の窒素雰囲気中で 400 ~ 700 °C、代表的には 500 ~ 600 °C で行うことが好ましく、本実施例では 550 °C で 4 時間の熱処理を行う。また、基板 201 に耐熱温度が低いプラスチック基板を用いる場合にはレーザーアニール法を用いる (図 4 (B))。

【0078】

活性化の工程の後、さらに、3 ~ 100 % の水素を含む雰囲気中で、300 ~ 450 °C で 1 ~ 12 時間の熱処理を行い、島状半導体層を水素化する工程を行う。この工程は熱的に励起された水素により島状半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い。また、基板 201 の耐熱性が許せば 300 ~ 450 °C の加熱処理により下地膜 202 の酸化窒化水素化シリコン膜 202 b、保護絶縁膜 244 の酸化窒化シリコン膜の水素を拡散させて島状半導体層を水素化しても良い。

【0079】

活性化および水素化の工程が終了したら、有機絶縁物からなる層間絶縁膜 2 4 5 を 1. 0 ~ 2. 0 μ m の平均厚を有して形成する。有機絶縁物としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB（ベンゾシクロブテン）等を使用することができる。例えば、基板に塗布後、熱重合するタイプのポリイミドを用いる場合には、クリーンオーブンで 3 0 0 °C で焼成して形成する。また、アクリルを用いる場合には、2 液性のものを用い、主材と硬化剤を混合した後、スピナーを用いて基板全面に塗布した後、ホットプレートで 8 0 °C で 6 0 秒の予備加熱を行い、さらにクリーンオーブンで 2 5 0 °C で 6 0 分焼成して形成することができる。

【0 0 8 0】

層間絶縁膜を有機絶縁物で形成することにより、表面を良好に平坦化させることができる。また、有機絶縁物は一般に誘電率が低いので、寄生容量を低減することができる。しかし、吸湿性があり保護膜としての効果は弱いので、本実施例のように、保護絶縁膜 2 4 4 として形成した酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜などと組み合わせて用いることが好ましい。

【0 0 8 1】

その後、フォトリソマスクを用い、所定のパターンのレジストマスクを形成し、それぞれの島状半導体膜に形成されたソース領域またはドレイン領域に達するコンタクトホールを形成する。コンタクトホールの形成はドライエッチング法により行う。この場合、エッチングガスに CF_4 、 O_2 、 He の混合ガスを用い有機絶縁物から成る層間絶縁膜 2 4 5 をまずエッチングし、その後、続いてエッチングガスを CF_4 、 O_2 として保護絶縁膜 2 4 4 をエッチングする。さらに、島状半導体層との選択比を高めるために、エッチングガスを CHF_3 に切り替えてゲート絶縁膜 2 1 9 をエッチングすることにより、良好にコンタクトホールを形成することができる。

【0 0 8 2】

そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、フォトリソマスクによりレジストマスクを形成し、エッチングによってソース配線 2 4 6 ~ 2 5 0 とドレイン配線 2 5 1 ~ 2 5 3 を形成する。ドレイン配線 2 5 4 は隣接する画素の

ドレイン配線を示す。ここで、ドレイン配線 2 5 3 は画素電極として機能するものである。図示していないが、本実施例ではこの電極を、Ti 膜を 5 0 ~ 1 5 0 nm の厚さで形成し、島状半導体層のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成し、その Ti 膜上に重ねてアルミニウム (Al) を 3 0 0 ~ 4 0 0 nm の厚さで形成して配線とする。

【0083】

図 5 (D) はこの状態における島状半導体層 2 0 9、2 1 0、ゲート電極 2 2 3、2 2 4、ソース配線 2 4 6、2 4 7 およびドレイン配線 2 5 1 の上面図を示す。ソース配線 2 4 6、2 4 7 は図示されていない層間絶縁膜および保護絶縁膜に設けられたコンタクトホールによって、島状半導体層 2 0 9、2 1 0 と各々 5 0 7、5 0 8 で接続している。また、ドレイン配線 2 5 1 は 5 0 8、5 0 9 で島状半導体層 2 0 9、2 1 0 と接続している。

【0084】

同様に、図 6 (D) では島状半導体層 2 1 3、ゲート電極 2 2 7、容量配線 2 2 8、ソース配線 2 5 0 およびドレイン配線 (画素電極) 2 5 3 の上面図を示し、ソース配線 2 5 0 はコンタクト部 6 0 4 で、ドレイン配線 2 5 3 はコンタクト部 6 0 5 で各々島状半導体層 2 1 3 と接続している。

【0085】

この状態で水素化処理を行うと TFT の特性向上に対して好ましい結果が得られる。例えば、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 4 5 0 °C で 1 ~ 1 2 時間の熱処理を行うと良く、あるいはプラズマ水素化法を用いても同様の効果が得られる。また、このような熱処理により保護絶縁膜 2 4 4 や、下地膜 2 0 2 に存在する水素を島状半導体膜 2 0 9 ~ 2 1 3 に拡散させ水素化をすることもできる。いずれにしても、島状半導体層 2 0 9 ~ 2 1 3 中の欠陥密度を $10^{16}/\text{cm}^3$ 以下とすることが望ましく、そのためには水素を $5 \times 10^{18} \sim 5 \times 10^{19} \text{ atoms}/\text{cm}^3$ 程度付与することが好ましい。(図 4 (C))。

【0086】

こうして同一の基板上に、駆動回路の TFT と画素部の画素 TFT とを有した基板を完成させることができる。駆動回路には第 1 の p チャネル型 TFT 3 0 0

、第 1 の n チャンネル型 T F T 3 0 1、第 2 の p チャンネル型 T F T 3 0 2、第 2 の n チャンネル型 T F T 3 0 3、画素部には画素 T F T 3 0 4、保持容量 3 0 5 が形成されている。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【 0 0 8 7 】

駆動回路の第 1 の p チャンネル型 T F T 3 0 0 には、島状半導体膜 2 0 9 にチャンネル形成領域 3 0 6、高濃度 p 型不純物領域から成るソース領域 3 0 7 a、3 0 7 b、ドレイン領域 3 0 8 a、3 0 8 b を有した構造となっている。

【 0 0 8 8 】

第 1 の n チャンネル型 T F T 3 0 1 には、島状半導体膜 2 1 0 にチャンネル形成領域 3 0 9、ゲート電極 2 2 4 と重なる L D D 領域 3 1 0、ソース領域 3 1 2、ドレイン領域 3 1 1 を有している。この L D D 領域において、ゲート電極 2 2 4 と重なる L D D 領域のチャンネル長方向の長さは 0. 5 ~ 3. 0 μ m、好ましくは 1. 0 ~ 2. 0 μ m とする。n チャンネル型 T F T における L D D 領域の長さをこのようにすることにより、ドレイン領域近傍に発生する高電界を緩和して、ホットキャリアの発生を防ぎ、T F T の劣化を防止することができる。

【 0 0 8 9 】

駆動回路の第 2 の p チャンネル型 T F T 3 0 2 は同様に、島状半導体膜 2 1 1 にチャンネル形成領域 3 1 3、高濃度 p 型不純物領域から成るソース領域 3 1 4 a、3 1 4 b、ドレイン領域 3 1 5 a、3 1 5 b を有した構造となっている。

【 0 0 9 0 】

第 2 の n チャンネル型 T F T 3 0 3 には、島状半導体膜 2 1 2 にチャンネル形成領域 3 1 6、ゲート電極 2 2 6 と一部が重なる L D D 領域 3 1 7、3 1 8、ソース領域 3 2 0、ドレイン領域 3 1 9 が形成されている。この T F T のゲート電極 2 2 6 と重なる L D D 領域の長さも 0. 5 ~ 3. 0 μ m、好ましくは 1. 0 ~ 2. 0 μ m とする。また、ゲート電極と重ならない L D D 領域のチャンネル長方向の長さは 0. 5 ~ 4. 0 μ m、好ましくは 1. 0 ~ 2. 0 μ m とする。

【 0 0 9 1 】

画素 T F T 3 0 4 には、島状半導体膜 2 1 3 にチャンネル形成領域 3 2 1、3 2

2、LDD領域323～325、ソースまたはドレイン領域326～328を有している。LDD領域のチャンネル長方向の長さは0.5～4.0 μ m、好ましくは1.5～2.5 μ mである。さらに、容量配線228と、ゲート絶縁膜と同じ層に形成された絶縁膜と、画素TFT304のドレイン領域328に接続する半導体層329とから保持容量305が形成されている。図4（C）では画素TFT304をダブルゲート構造としたが、シングルゲート構造でも良いし、複数のゲート電極を設けたマルチゲート構造としても差し支えない。

【0092】

図10は画素部のほぼ一画素分を示す上面図である。図中に示すA-A'断面が図4（C）に示す画素部の断面図に対応している。画素TFT304のゲート電極227は、図示されていないゲート絶縁膜を介してその下の島状半導体層213と交差している。図示はしていないが、島状半導体層には、ソース領域、ドレイン領域、LDD領域が形成されている。また、604はソース配線250とソース領域326とのコンタクト部、605はドレイン配線253とドレイン領域328とのコンタクト部である。保持容量305は、画素TFT304のドレイン領域328と電氣的に接続された半導体層329がゲート絶縁膜を介して容量配線228と重なる領域で形成されている。

【0093】

以上のようにしてアクティブマトリクス基板が完成する。本実施例に従って作製されたアクティブマトリクス基板は、画素部および駆動回路の仕様に応じて適切な構造のTFTを配置している。そのため、このアクティブマトリクス基板を用いた電気光学装置の動作性能と信頼性を向上させることを可能としている。

【0094】

なお、本実施例では画素TFT304に電氣的に接続されたドレイン配線253をそのまま画素電極として用いており、反射型液晶表示装置に対応した構造となっている。しかし、ドレイン配線253に電氣的に接続されるように透明導電膜でなる画素電極を形成することで透過型液晶表示装置にも対応できる。

【0095】

また、本実施例は本願発明を用いた半導体装置の作製工程の一例であり、本実

施例に示した材料や数値範囲に限定する必要はない。さらに、LDD領域の配置なども実施者が適宜決定すれば良い。

【0096】

〔実施例2〕

本実施例では実施例1に従って作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。まず、図11(A)に示すように、図4(C)の状態のアクティブマトリクス基板にパターニングにより樹脂材料でなるスペーサ401a~401fを形成する。なお、スペーサとして公知の球状シリカ等を散布して用いることもできる。

【0097】

本実施例では、樹脂材料でなるスペーサ401a~401fとしてJSR社製のNN700を用い、スピナーで塗布した後、露光と現像処理によって所定のパターンに形成する。さらにクリーンオープンなどで150~200℃で加熱して硬化させる。このようにして作製されるスペーサは露光と現像処理の条件によって形状を異ならせることができるが、好ましくは、柱状で頂部が平坦な形状となるようにすると、対向側の基板を合わせたときに液晶表示パネルとしての機械的な強度を確保することができる。

【0098】

また、形状は円錐状、角錐状など特別の限定はないが、例えば円錐状としたときに具体的には、高さHを1.2~5 μ mとし、平均半径L1を5~7 μ m、平均半径L1と底部の半径L2との比を1対1.5とする。このとき側面のテーパ一角は $\pm 15^\circ$ 以下とする。

【0099】

スペーサ401a~401fの配置は任意に決定しても良いが、好ましくは、図11(A)で示すように、画素部においてはドレイン配線253(画素電極)のコンタクト部605と重ねてその部分を覆うように形成すると良い。コンタクト部605は平坦性が損なわれこの部分では液晶がうまく配向しなくなるので、コンタクト部605にスペーサ用の樹脂を充填することでディスクリネーションなどを防止することができる。

【0100】

その後、配向膜402を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂を用いる。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにする。画素部に設けたスペーサ401a～401fの端部からラビング方向に対してラビングされない領域が2 μ m以下となるようにすることが好ましい。また、ラビング処理では静電気の発生がしばしば問題となるが、駆動回路のTFT上において、少なくともソース配線およびドレイン配線上にもスペーサ401a～401eを形成しておくこと、ラビング工程におけるスペーサとしての本来の役割と、静電気からTFTを保護する効果を得ることができる。

【0101】

対向基板403には、遮光膜404、透明導電膜でなる対向電極405および配向膜406を形成する。遮光膜404はTi、Cr、Alなどを150～300nmの厚さで形成する。そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材407で貼り合わせる。シール材407にはフィラー408が混合されていて、このフィラー408とスペーサ401a～401fによって均一な間隔を持って対向基板とアクティブマトリクス基板とが貼り合わせられる。

【0102】

その後、両基板の間に液晶409を注入し、封止剤（図示せず）によって完全に封止する。液晶には公知の液晶を用いれば良い。例えば、TN液晶の他に、電場に対して透過率が連続的に変化する電気光学応答性を示す無しきい値反強誘電性混合液晶を用いることもできる。無しきい値反強誘電性混合液晶にはV字型の電気光学応答特性を示すものもある。詳細は「H.Furue et al.; Characteristics and Driving Scheme of Polymer-Stabilized Monostable FLC D Exhibiting Fast Response Time and High Contrast Ratio with Gray-Scale Capability, SID, 1998」、「T.Yoshida et al.; A Full-Color Thresholdless Antiferroelectric LCD Exhibiting Wide Viewing Angle with Fast Response Time, 841, SID97DIGEST, 1997」、「S.Inui et al.; Thresholdless antiferroelectricity in liquid cry

stals and its application to displays,671-673,J.Mater.Chem.6(4),1996」、
または米国特許第5,594,569号を参照すれば良い。

【0 1 0 3】

このようにして図 1 1 (B) に示すアクティブマトリクス型液晶表示装置が完成する。図 1 1 ではスペーサ 4 0 1 a ~ 4 0 1 e を駆動回路の T F T 上の少なくともソース配線およびドレイン配線上に分割して形成したが、その他に、駆動回路の全面を覆って形成しても差し支えない。

【0 1 0 4】

図 1 2 はアクティブマトリクス基板の上面図を示し、画素部および駆動回路部とスペーサおよびシール剤の位置関係を示す上面図である。画素部 1 2 0 0 の周辺に駆動回路として走査信号駆動回路 1 2 0 1 と画像信号駆動回路 1 2 0 2 が設けられている。さらに、その他 C P U やメモリなどの信号処理回路 1 2 0 3 も付加されていても良い。

【0 1 0 5】

そして、これらの駆動回路は接続配線 1 2 1 1 によって外部入出力端子 1 2 1 0 と接続されている。画素部 1 2 0 0 では走査信号駆動回路 1 2 0 1 から延在するゲート配線群 1 2 0 4 と画像信号駆動回路 1 2 0 2 から延在するソース配線群 1 2 0 5 がマトリクス状に交差して画素を形成し、各画素にはそれぞれ画素 T F T 3 0 4 と保持容量 3 0 5 が設けられている。

【0 1 0 6】

画素部において設けられるスペーサ 1 2 0 6 は、図 1 1 で示したスペーサ 4 0 1 f に対応するもので、すべての画素に対して設けても良いが、マトリクス状に配列した画素の数個から数十個おきに設けても良い。即ち、画素部を構成する画素の全数に対するスペーサの数の割合は 2 0 ~ 1 0 0 % とすると良い。また、駆動回路部に設けるスペーサ 1 2 0 7 ~ 1 2 0 9 はその全面を覆うように設けても良いし、図 1 1 で示したように各 T F T のソースおよびドレイン配線の位置にあわせて複数個に分割して設けても良い。

【0 1 0 7】

シール材 4 0 7 は、基板 2 0 1 上の画素部 1 2 0 0 および走査信号制御回路 1

2 0 1、画像信号制御回路 1 2 0 2、その他の信号処理回路 1 2 0 3の外側であって、外部入出力端子 1 2 1 0よりも内側に形成する。

【0 1 0 8】

このようなアクティブマトリクス型液晶表示装置の構成を図 1 3 の斜視図を用いて説明する。図 1 3 においてアクティブマトリクス基板は、ガラス基板 2 0 1 上に形成された、画素部 1 2 0 0 と、走査信号駆動回路 1 2 0 1 と、画像信号駆動回路 1 2 0 2 とその他の信号処理回路 1 2 0 3 とで構成される。

【0 1 0 9】

画素部 1 2 0 0 には画素 T F T 3 0 4 と保持容量 3 0 5 が設けられ、画素部の周辺に設けられる駆動回路は C M O S 回路を基本として構成されている。走査信号駆動回路 1 2 0 1 と、画像信号駆動回路 1 2 0 2 はそれぞれゲート配線 2 2 7 とソース配線 2 5 0 で画素 T F T 3 0 4 に接続している。また、フレキシブルプリントサーキット (Flexible Printed Circuit: F P C) 1 2 1 3 が外部入力端子 1 2 1 0 に接続していて画像信号などを入力するのに用いる。フレキシブルプリントサーキット 1 2 1 3 は補強用樹脂剤 1 2 1 2 で接着強度を高めて固定されている。そして接続配線 1 2 1 1 でそれぞれの駆動回路に接続している。また、対向基板 4 0 3 には図示していないが、遮光膜、カラーフィルター、透明電極等が設けられている。

【0 1 1 0】

このような構成の液晶表示装置は、実施例 1 で示したアクティブマトリクス基板を用いて形成することができる。例えば、図 4 (C) の構造のアクティブマトリクス基板を用いれば反射型の液晶表示装置が得られ、実施例 1 で述べたように画素電極として透明導電膜を用いたアクティブマトリクス基板を用いれば透過型の液晶表示装置を得ることができる。

【0 1 1 1】

〔実施例 3〕

本実施例では、実施例 1 と異なる光学系を有するレーザー装置によって島状半導体膜のレーザー結晶化工程を行う例について説明する。具体的には実施例 1 で用いた光学系のように反射体を用いず、光学系の途中で分光した二系統のレーザ

ー光を非晶質半導体膜の表面及び裏面から照射する例を示す。なお、レーザー装置の基本的な構成は図 7 とほぼ同様であるが、ステージ 7 0 2 に少なくともレーザー光を透過する窓がついていることが必要である。

【0 1 1 2】

本実施例で用いる光学系の構成について図 1 4 を用いて説明する。図 1 4 (A) は光学系を側面から見た図である。レーザー 1 4 0 1 を発振源とするレーザー光はシリンドリカルレンズアレイ 1 4 0 2 により縦方向に分割される。この分割されたレーザー光はシリンドリカルレンズ 1 4 0 3 によりさらに横方向に分割される。こうしてレーザー光はシリンドリカルレンズアレイ 1 4 0 2、1 4 0 3 によってマトリクス状に分割される。

【0 1 1 3】

そして、レーザー光はシリンドリカルレンズ 1 4 0 4 により一旦集光される。その際、シリンドリカルレンズ 1 4 0 4 の直後にシリンドリカルレンズ 1 4 0 5 を通る。ここまでは図 8 に示した光学系と同様である。

【0 1 1 4】

その後、レーザー光はハーフミラー 1 4 0 6 に入射し、ここでレーザー光は第一次レーザー光 1 4 0 7 と第二次レーザー光 1 4 0 8 とに分光される。そして、第一次レーザー光 1 4 0 7 はミラー 1 4 0 9、1 4 1 0 で反射され、シリンドリカルレンズ 1 4 1 1 を通った後、非晶質半導体膜 1 4 1 6 b の表面に達する。

【0 1 1 5】

また、ハーフミラー 1 4 0 6 で分光された第二次レーザー光 1 4 0 8 はミラー 1 4 1 2、1 4 1 3、1 4 1 4 で反射され、シリンドリカルレンズ 1 4 1 5 を通った後、基板 1 4 1 6 a を透過して非晶質半導体膜 1 4 1 6 b の裏面に達する。

【0 1 1 6】

このとき、実施形態 1 と同様に基板の照射面に投影されたレーザー光は線状の照射面を示す。また、この線状に加工されたレーザー光の幅方向（短い方向）の均質化は、シリンドリカルレンズアレイ 1 4 0 2、シリンドリカルレンズ 1 4 0 4 及びシリンドリカルレンズ 1 4 1 5 で行われる。また、上記レーザー光の長手方向（長い方向）の均質化は、シリンドリカルレンズアレイ 1 4 0 3、シリンド

リカルレンズ 1405 及びシリンドリカルレンズ 1409 で行われる。

【0117】

いずれにしても、シリンドリカルレンズ 1411 を透過して非晶質半導体膜 1416b の表面に照射される第一次レーザー光と、シリンドリカルレンズ 1415 を透過して非晶質半導体膜 1416b の裏面に照射される第二次レーザー光との実効エネルギー強度比 (I_0' / I_0) が、 $0 < I_0' / I_0 < 1$ または $1 < I_0' / I_0$ の関係を満たすことが好ましい。

【0118】

本実施例では基板 1416a としてガラス基板（ここで用いるレーザー光の透過率が約 50% の材料でなるもの）を用いることで、上述の関係式を満たすようにしている。勿論、基板以外にも基板 1416a 上に設けた絶縁膜（図示せず）や、基板 1416a を設置するステージ（図示せず）の透過率や界面の反射率を調節して第二次レーザー光の実効エネルギー強度を減衰させても良い。

【0119】

また、第二次レーザー光 1408 の光路において、任意の場所にバリアブルアッテネーター等の減光フィルターを設けて、第二次レーザー光 1408 の実効エネルギー強度を減衰させることも可能であるし、逆に第一次レーザー光 1407 の光路において、任意の場所に減光フィルターを設けて、第一次レーザー光 1407 の実効エネルギー強度を減衰させることも可能である。

【0120】

以上のように本実施例の光学系を実施例 1 の図 7 で示したようなレーザー装置に組み込んで、島状半導体膜の結晶化を行えば良い。こうして形成されたアクティブマトリクス基板は、実施例 2 に従って液晶表示装置とすることができる。

【0121】

〔実施例 4〕

本実施例では、非晶質半導体膜をレーザー結晶化する際の島状半導体膜の形状について図 15 を用いて説明する。

【0122】

図 15 (A) に示す島状半導体膜 1501 の形状は、「TFT 完成後のチャネ

ル形成領域」を含む領域 1 5 0 2 が最も細くなるように、段階的に形状が変化するように形成された場合である。この場合、1 5 0 3 で示される凸部が結晶成長の起点となる。

【0 1 2 3】

また、図 2 (B) に示す島状半導体膜 1 5 0 4 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 5 0 2 が最も細くなるように、連続的に形状が変化するように形成された場合である。

【0 1 2 4】

なお、本実施例に示す島状半導体膜の形状は、実施例 1 に示した島状半導体膜の変形例であり、その他の構成に関しては実施例 1 に従えば良い。従って、実施例 2 の液晶表示装置を作製する際にも本実施例は実施することができる。また、実施例 3 の光学系を用いたレーザー結晶化を行うこともできる。

【0 1 2 5】

〔実施例 5〕

本実施例では、非晶質半導体膜をレーザー結晶化する際の島状半導体膜の形状について図 1 6 を用いて説明する。

【0 1 2 6】

図 1 6 (A) に示す島状半導体膜 1 6 0 1 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 6 0 2 内に凸部 1 6 0 3 が形成された場合である。この凸部 1 6 0 3 は島状半導体膜 1 6 0 1 の形成と同時に形成すれば良い。この場合、凸部 1 6 0 3 が結晶成長の起点となる。

【0 1 2 7】

なお、凸部 1 6 0 3 は島状半導体膜 1 6 0 1 を挟んで二カ所に設けられているが、位置や個数に制限はない。但し、多く設けると、チャネル形成領域内の結晶粒界の本数が増えてしまうため、できるだけ少なくすることが望ましい。

【0 1 2 8】

図 1 6 (A) の場合、二つの凸部を起点として成長した結晶粒がぶつかりあって、チャネル形成領域内に一本の結晶粒界 1 6 0 4 が形成される。しかしながら、キャリアが流れる方向とほぼ同じ方向に形成されるため、実質的にキャリアの

移動の妨げとはなりにくい。

【0 1 2 9】

次に、図 1 6 (B) に示す島状半導体膜 1 6 0 5 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 6 0 6 内に一カ所だけ凸部 1 6 0 7 が形成された場合である。この凸部 1 6 0 7 は島状半導体膜 1 6 0 5 の形成と同時に形成すれば良い。この場合、凸部 1 6 0 7 を結晶成長の起点とする結晶粒の面積がチャネル形成領域の面積よりも大きければ、結晶粒界の存在しないチャネル形成領域を形成することが可能である。

【0 1 3 0】

次に、図 1 6 (C) に示す島状半導体膜 1 6 0 8 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 6 0 9 の外に凸部 1 6 1 0 が形成された場合である。この凸部 1 6 1 0 は島状半導体膜 1 6 0 8 の形成と同時に形成すれば良い。なお、凸部 1 6 1 0 は領域 1 6 0 8 を囲むように四カ所に設けられているが、位置や個数に制限はない。

【0 1 3 1】

また、図 1 6 (C) の場合、四つの凸部を起点として成長した結晶粒がぶつかりあって、チャネル形成領域内に十字型の結晶粒界 1 6 1 1 が形成される。しかしながら、キャリアが流れる方向とほぼ垂直な方向に形成される結晶粒界（チャネル幅方向に形成される結晶粒界）は一本であるため、隣接する T F T 間の電気特性（特にしきい値電圧または電界効果移動度）におけるバラツキの要因とはなりにくい。

【0 1 3 2】

なお、本明細書中においてチャネル幅方向とは、図 1 6 (C) において領域 1 6 0 9 内で島状半導体膜 1 6 0 8 を横切るように結晶粒界が形成されている方向を指す。即ち、紙面において上から下（または下から上）に向かう方向を指す。

【0 1 3 3】

次に、図 1 6 (D) に示す島状半導体膜 1 6 1 2 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 6 1 3 の外に二つの凸部 1 6 1 4 が形成された場合である。この場合、二つの凸部を起点として成長した結晶粒がぶつかりあ

て、チャネル形成領域内を斜めに横切る結晶粒界 1 6 1 5 が形成される。しかしながら、キャリアの流れを妨げる結晶粒界は一本であるため、隣接する T F T 間の電気特性におけるバラツキの要因とはなりにくい。

【0 1 3 4】

次に、図 1 6 (E) に示す島状半導体膜 1 6 1 6 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 6 1 7 の外に一カ所だけ凸部 1 6 1 8 が形成された場合である。この凸部 1 6 1 8 は島状半導体膜 1 6 1 6 の形成と同時に形成すれば良い。この場合、凸部 1 6 1 8 を結晶成長の起点とする結晶粒の面積がチャネル形成領域の面積よりも大きければ、結晶粒界の存在しないチャネル形成領域を形成することが可能である。

【0 1 3 5】

本実施例に示す島状半導体膜の形状は、実施例 1 に示した島状半導体膜の変形例であり、その他の構成に関しては実施例 1 に従えば良い。従って、実施例 2 の液晶表示装置を作製する際にも本実施例は実施することができる。また、実施例 3 の光学系を用いたレーザー結晶化を行うこともできる。

【0 1 3 6】

〔実施例 6〕

本実施例では、非晶質半導体膜をレーザー結晶化する際の島状半導体膜の形状について図 1 7 を用いて説明する。

【0 1 3 7】

図 1 7 (A) に示す島状半導体膜 1 7 0 1 の形状は、「T F T 完成後のチャネル形成領域」を含む領域 1 7 0 2 内に凹部 1 7 0 3 が形成された場合である。この凹部 1 7 0 3 は島状半導体膜 1 7 0 1 の形成と同時に形成すれば良い。この場合、凹部 1 7 0 3 が結晶成長の起点となる。

【0 1 3 8】

なお、凹部 1 7 0 3 は島状半導体膜 1 7 0 1 を挟んで二カ所に設けられているが、位置や個数に制限はない。但し、多く設けると、チャネル形成領域内の結晶粒界の本数が増えてしまうため、できるだけ少なくすることが望ましい。

【0 1 3 9】

図 17 (A) の場合、二つの凹部を起点として成長した結晶粒がぶつかりあって、チャンネル形成領域内に一本の結晶粒界 1704 が形成される。しかしながら、キャリアが流れる方向とほぼ平行に形成されるため、実質的にキャリアの移動の妨げとはなりにくい。

【0140】

次に、図 17 (B) に示す島状半導体膜 1705 の形状は、「TFT 完成後のチャンネル形成領域」を含む領域 1706 内に一カ所だけ凹部 1707 が形成された場合である。この凹部 1707 は島状半導体膜 1705 の形成と同時に形成すれば良い。この場合、凹部 1707 を結晶成長の起点とする結晶粒の面積がチャンネル形成領域の面積よりも大きければ、結晶粒界の存在しないチャンネル形成領域を形成することが可能である。

【0141】

次に、図 17 (C) に示す島状半導体膜 1708 の形状は、「TFT 完成後のチャンネル形成領域」を含む領域 1709 の外に凹部 1710 が形成された場合である。この凹部 1710 は島状半導体膜 1708 の形成と同時に形成すれば良い。なお、凹部 1710 は領域 1708 を囲むように四カ所に設けられているが、位置や個数に制限はない。

【0142】

また、図 17 (C) の場合、四つの凹部を起点として成長した結晶粒がぶつかりあって、チャンネル形成領域内に十字型の結晶粒界 1711 が形成される。しかしながら、キャリアが流れる方向とほぼ垂直に形成される結晶粒界は一本であるため、隣接する TFT 間の電気特性（特にしきい値電圧または電界効果移動度）におけるバラツキの要因とはなりにくい。

【0143】

次に、図 17 (D) に示す島状半導体膜 1712 の形状は、「TFT 完成後のチャンネル形成領域」を含む領域 1713 の外に二つの凹部 1714 が形成された場合である。この場合、二つの凹部を起点として成長した結晶粒がぶつかりあって、チャンネル形成領域内を斜めに横切る結晶粒界 1715 が形成される。しかしながら、キャリアの流れを妨げる結晶粒界は一本であるため、隣接する TFT 間

の電気特性におけるバラツキの要因とはなりにくい。

【0 1 4 4】

次に、図 1 7 (E) に示す島状半導体膜 1 7 1 6 の形状は、「T F T 完成後のチャンネル形成領域」を含む領域 1 7 1 7 の外に一カ所だけ凹部 1 7 1 8 が形成された場合である。この凹部 1 7 1 8 は島状半導体膜 1 7 1 6 の形成と同時に形成すれば良い。この場合、凹部 1 7 1 8 を結晶成長の起点とする結晶粒の面積がチャンネル形成領域の面積よりも大きければ、結晶粒界の存在しないチャンネル形成領域を形成することが可能である。

【0 1 4 5】

本実施例に示す島状半導体膜の形状は、実施例 1 に示した島状半導体膜の変形例であり、その他の構成に関しては実施例 1 に従えば良い。従って、実施例 2 の液晶表示装置を作製する際にも本実施例は実施することができる。また、実施例 3 の光学系を用いたレーザー結晶化を行うこともできる。

【0 1 4 6】

〔実施例 7〕

実施例 1 ～ 6 では、本願発明を液晶表示装置に対して用いた例を示しているが、本願発明は T F T を用いる半導体装置であれば如何なるものにも実施することが可能である。

【0 1 4 7】

具体的には、アクティブマトリクス型の E L (エレクトロルミネッセンス) 表示装置やアクティブマトリクス型の E C (エレクトロクロミクス) 表示装置を作製する場合に、活性層となる半導体膜のレーザー結晶化工程において本願発明を実施することが可能である。

【0 1 4 8】

さらに、I C や L S I に使われる S R A M の負荷トランジスタを形成する際に本願発明を実施することもできるし、I C や L S I の上に三次元構造で T F T を形成する場合においても本願発明は有効である。

【0 1 4 9】

本願発明はレーザー結晶化工程の部分の発明であるので、その他の部分は公知

のTFT作製プロセスが適用できる。従って、アクティブマトリクス型EL表示装置やアクティブマトリクス型EC表示装置を作製する場合には、公知の技術に本願発明を用いれば良い。勿論、図2～4で説明した作製工程を参考にして作製することも可能である。

【0150】

ここで、本願発明を用いてEL表示装置を作製した場合について図18を用いて説明する。図18(A)は本願発明を用いたEL表示装置の上面図である。図18(A)において、10は基板、11は画素部、12はソース側駆動回路、13はゲート側駆動回路であり、それぞれの駆動回路は配線14～16を経てFPC17に至り、外部機器へと接続される。

【0151】

このとき少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにしてシーリング材（ハウジング材ともいう）18を設ける。なお、シーリング材18は素子部を囲めるような凹部を持つ金属板やガラス板を用いても良いし、紫外線硬化樹脂を用いても良い。シーリング材18として素子部を囲めるような凹部を持つ金属板を用いた場合、接着剤19によって基板10に固着させ、基板10との間に密閉空間を形成する。このとき、EL素子は完全に前記密閉空間に封入された状態となり、外気から完全に遮断される。

【0152】

さらに、シーリング材18と基板10との間の空隙20には不活性ガス（アルゴン、ヘリウム、窒素等）を充填しておいたり、酸化バリウム等の乾燥剤を設けておくことが望ましい。これによりEL素子の水分等による劣化を抑制することが可能である。

【0153】

また、図18(B)は本実施例のEL表示装置の断面構造であり、基板10、下地膜21の上に駆動回路用TFT（但し、ここではnチャネル型TFTとpチャネル型TFTを組み合わせたCMOS回路を図示している。）22及び画素部用TFT23（但し、ここではEL素子への電流を制御するTFTだけ図示している。）が形成されている。これらのTFTは公知の構造（トップゲート構造ま

たはボトムゲート構造)を用いれば良い。

【0 1 5 4】

本願発明は、駆動回路用 T F T 2 2 の活性層 2 4、画素部用 T F T 2 3 の活性層 2 5 となる半導体層の形成に際して用いることができる。また、半導体層の形成以外のプロセスについては公知の技術を用いれば良い。

【0 1 5 5】

本願発明を用いて半導体層を形成し、それを活性層とする駆動回路用 T F T 2 2、画素部用 T F T 2 3 が完成したら、樹脂材料でなる層間絶縁膜(平坦化膜) 2 6 の上に画素部用 T F T 2 3 のドレインと電氣的に接続する透明導電膜でなる画素電極 2 7 を形成する。透明導電膜としては、酸化インジウムと酸化スズとの化合物(I T O と呼ばれる)または酸化インジウムと酸化亜鉛との化合物を用いることができる。そして、画素電極 2 7 を形成したら、絶縁膜 2 8 を形成し、画素電極 2 7 上に開口部を形成する。

【0 1 5 6】

次に、E L 層 2 9 を形成する。E L 層 2 9 は公知の E L 材料(正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層)を自由に組み合わせて積層構造または単層構造とすれば良い。どのような構造とするかは公知の技術を用いれば良い。また、E L 材料には低分子系材料と高分子系(ポリマー系)材料がある。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合には、スピコート法、印刷法またはインクジェット法等の簡易な方法を用いることが可能である。

【0 1 5 7】

本実施例では、シャドーマスクを用いて蒸着法により E L 層を形成する。シャドーマスクを用いて画素毎に波長の異なる発光が可能な発光層(赤色発光層、緑色発光層及び青色発光層)を形成することで、カラー表示が可能となる。その他にも、色変換層(C C M)とカラーフィルターを組み合わせた方式、白色発光層とカラーフィルターを組み合わせた方式があるがいずれの方法を用いても良い。勿論、単色発光の E L 表示装置とすることもできる。

【0 1 5 8】

EL層29を形成したら、その上に陰極30を形成する。陰極30とEL層29の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中でEL層29と陰極30を連続成膜するか、EL層29を不活性雰囲気で形成し、大気解放しないで陰極30を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式（クラスターツール方式）の成膜装置を用いることで上述のような成膜を可能とする。

【0159】

なお、本実施例では陰極30として、LiF（フッ化リチウム）膜とAl（アルミニウム）膜の積層構造を用いる。具体的にはEL層29上に蒸着法で1nm厚のLiF（フッ化リチウム）膜を形成し、その上に300nm厚のアルミニウム膜を形成する。勿論、公知の陰極材料であるMgAg電極を用いても良い。そして陰極30は31で示される領域において配線16に接続される。配線16は陰極30に所定の電圧を与えるための電源供給線であり、導電性ペースト材料32を介してFPC17に接続される。

【0160】

31に示された領域において陰極30と配線16とを電氣的に接続するために、層間絶縁膜26及び絶縁膜28にコンタクトホールを形成する必要がある。これらは層間絶縁膜26のエッチング時（画素電極用コンタクトホールの形成時）や絶縁膜28のエッチング時（EL層形成前の開口部の形成時）に形成しておけば良い。また、絶縁膜28をエッチングする際に、層間絶縁膜26まで一括でエッチングしても良い。この場合、層間絶縁膜26と絶縁膜28が同じ樹脂材料であれば、コンタクトホールの形状を良好なものとすることができる。

【0161】

また、配線16はシーリング材18と基板10との間を隙間（但し接着剤19で塞がれている。）を通してFPC17に電氣的に接続される。なお、ここでは配線16について説明したが、他の配線14、15も同様にしてシーリング材18の下を通してFPC17に電氣的に接続される。

【0162】

以上のような構成でなるEL表示装置において、本願発明を用いることができ

る。本願発明を用いることで、T F Tの活性層となる半導体層の結晶性が向上するため、T F Tの電気特性（特にサブスレッシュOLD係数または電界効果移動度）が向上する。そのため、画質の良好な画像を表示することが可能となる。

【0 1 6 3】

〔実施例 8〕

本願発明は、アクティブマトリクス型液晶表示装置やアクティブマトリクス型 E L表示装置などの電気光学装置を表示ディスプレイとして有する電子装置（電子機器ともいう）に対して実施することが可能である。電子装置としては、パーソナルコンピュータ、プロジェクター、デジタルカメラ、ビデオカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、携帯情報端末（モバイルコンピュータ、携帯電話、電子書籍など）、ナビゲーションシステム、ゲーム機、画像再生装置（D V Dプレーヤー等）、音楽再生装置（C Dプレーヤー、M Dプレーヤー等）などが上げられる。

【0 1 6 4】

図 1 9（A）はパーソナルコンピュータであり、マイクロプロセッサやメモリなどを備えた本体 2 0 0 1、画像入力部 2 0 0 2、表示装置 2 0 0 3、キーボード 2 0 0 4で構成される。本願発明は表示装置 2 0 0 3の作製に際して実施することができる。

【0 1 6 5】

図 1 9（B）はビデオカメラであり、本体 2 1 0 1、表示装置 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6で構成される。本願発明は表示装置 2 1 0 2の作製に際して実施することができる。

【0 1 6 6】

図 1 9（B）はゴーグル型ディスプレイであり、本体 2 2 0 1、表示装置 2 2 0 2、アーム部 2 2 0 3から成っている。本願発明は表示装置 2 2 0 2の作製に際して実施することができる。。

【0 1 6 7】

図 1 9（D）はテレビゲームまたはビデオゲームなどの電子遊技機器であり、

CPU等の電気回路2308、記録媒体2304などが搭載された本体2301、コントローラ2305、表示装置2303、本体2301に組み込まれた表示装置2302で構成される。表示装置2303と本体2301に組み込まれた表示装置2302とは、同じ情報を表示しても良いし、前者を主表示装置とし、後者を副表示装置として記録媒体2304の情報を表示したり、機器の動作状態を表示したり、或いはタッチセンサーの機能を付加して操作盤とすることもできる。また、本体2301とコントローラ2305と表示装置2303とは、相互に信号を伝達するために有線通信としても良いし、センサ部2306、2307を設けて無線通信または光通信としても良い。本願発明は、表示装置2302、2303の作製に際して実施することができる。また、表示装置2303は従来のCRTを用いることもできる。

【0168】

図19(D)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いる画像再生装置であり、本体2401、表示装置2402、スピーカ部2403、記録媒体2404、操作スイッチ2405で構成される。なお、記録媒体にはDVD(Digital Versatile Disc)やコンパクトディスク(CD)などを用い、音楽プログラムの再生や映像表示、ビデオゲーム(またはテレビゲーム)やインターネットを介した情報表示などを行うことができる。本願発明は表示装置2402の作製に際して実施することができる。

【0169】

図19(E)はデジタルカメラであり、本体2501、表示装置2502、接眼部2503、操作スイッチ2504、受像部(図示しない)で構成される。本願発明は表示装置2502の作製に際して実施することができる。

【0170】

次に、本願発明を実施して作製した液晶表示装置を用いたプロジェクターの例を図20に示す。

【0171】

図20(A)はフロント型プロジェクターであり、光源光学系および表示装置2601、スクリーン2602で構成される。本発明は表示装置2601に用い

ることができる。図 2 0 (B) はリア型プロジェクターであり、本体 2 7 0 1、光源光学系および表示装置 2 7 0 2、ミラー 2 7 0 3、スクリーン 2 7 0 4 で構成される。本願発明は表示装置の作製に際して実施することができる。

【0 1 7 2】

なお、図 2 0 (C) に、図 2 0 (A) および図 2 0 (B) における光源光学系および表示装置 2 6 0 1、2 7 0 2 の構造の一例を示す。光源光学系および表示装置 2 6 0 1、2 7 0 2 は光源光学系 2 8 0 1、ミラー 2 8 0 2、2 8 0 4 ~ 2 8 0 6、ダイクロイックミラー 2 8 0 3、ビームスプリッター 2 8 0 7、液晶表示装置 2 8 0 8、位相差板 2 8 0 9、投射光学系 2 8 1 0 で構成される。投射光学系 2 8 1 0 は複数の光学レンズで構成される。

【0 1 7 3】

図 2 0 (C) では液晶表示装置 2 8 0 8 を三つ使用する三板式の例を示したが、このような方式に限定されず、単板式の光学系で構成しても良い。また、図 2 0 (C) 中で矢印で示した光路には適宜光学レンズや偏光機能を有するフィルムや位相を調節するためのフィルムや、I R フィルムなどを設けても良い。

【0 1 7 4】

また、図 2 0 (D) は図 2 0 (C) における光源光学系 2 8 0 1 の構造の一例を示した図である。本実施例では、光源光学系 2 8 0 1 はリフレクター 2 8 1 1、光源 2 8 1 2、レンズアレイ 2 8 1 3、2 8 1 4、偏光変換素子 2 8 1 5、集光レンズ 2 8 1 6 で構成される。なお、図 2 0 (D) に示した光源光学系は一例であって図示した構成に限定されるものではない。

【0 1 7 5】

また、ここでは図示しなかったが、本願発明はその他にも、ナビゲーションシステムやイメージセンサの読み取り回路などの作製に際して実施することもできる。。このように本願発明の適用範囲はきわめて広く、あらゆる分野の電子装置の作製に際して実施することができる。

【0 1 7 6】

【発明の効果】

本願発明によれば、非晶質半導体膜をレーザー光により結晶化する際、結晶成

長の起点となる結晶核の位置を制御することが可能となり、所望の位置に結晶粒径の十分に大きい結晶粒を形成することができる。

【0 1 7 7】

その結果、T F Tの活性層（島状半導体膜）のうち、少なくともチャネル形成領域の内部に含まれる結晶粒界の本数を1本、望ましくは0本とすることが可能となり、結晶粒界に起因するT F Tの電気特性の低下やバラツキを改善することが可能である。

【0 1 7 8】

さらに、T F Tで形成された半導体装置及びその半導体装置を用いた電子装置の性能を大幅に向上させうる。

【図面の簡単な説明】

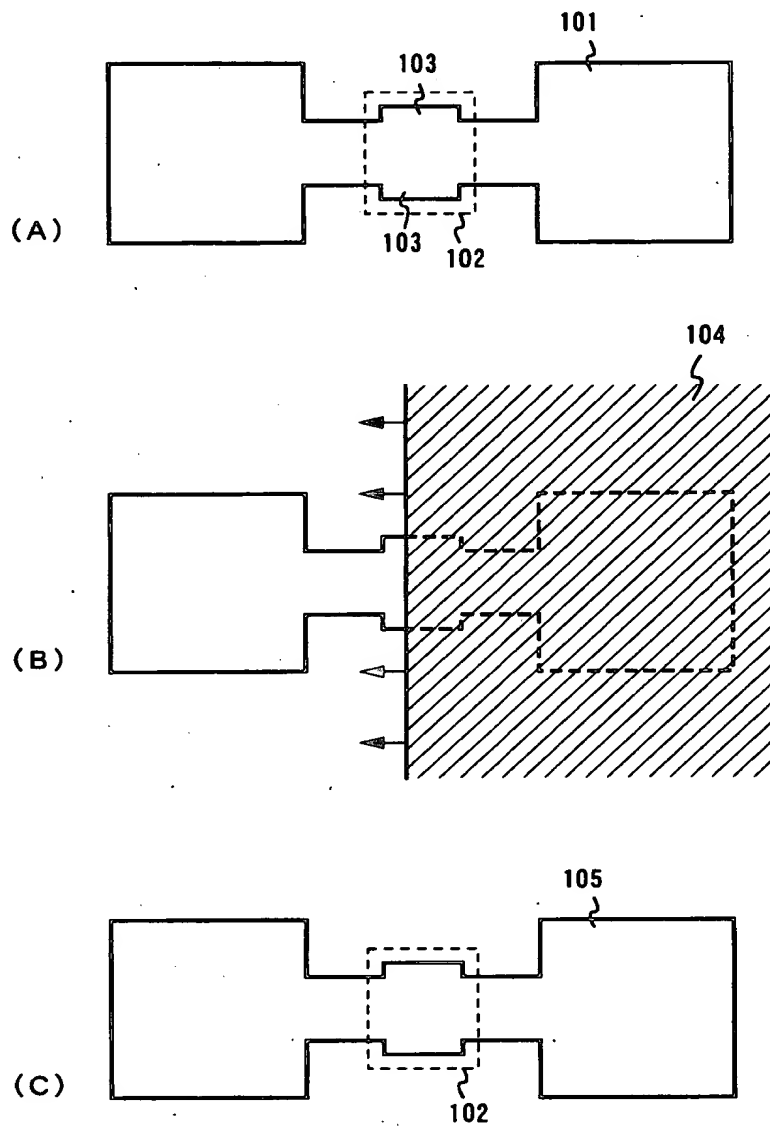
- 【図 1】 レーザー結晶化の様子を示す図。
- 【図 2】 アクティブマトリクス型液晶表示装置の作製工程を示す図。
- 【図 3】 アクティブマトリクス型液晶表示装置の作製工程を示す図。
- 【図 4】 アクティブマトリクス型液晶表示装置の作製工程を示す図。
- 【図 5】 C M O S回路の作製工程を示す図。
- 【図 6】 画素T F Tの作製工程を示す図。
- 【図 7】 レーザー装置の構成を示す図。
- 【図 8】 レーザー装置の光学系の構成を示す図。
- 【図 9】 レーザーアニールの方法を示す図。
- 【図 1 0】 画素構造を示す図。
- 【図 1 1】 アクティブマトリクス型液晶表示装置の断面構造を示す図。
- 【図 1 2】 アクティブマトリクス型液晶表示装置の上面構造を示す図。
- 【図 1 3】 アクティブマトリクス型液晶表示装置の斜視図。
- 【図 1 4】 レーザー装置の光学系の構成を示す図。
- 【図 1 5】 島状半導体膜の形状を示す図。
- 【図 1 6】 島状半導体膜の形状を示す図。
- 【図 1 7】 島状半導体膜の形状を示す図。
- 【図 1 8】 アクティブマトリクス型E L表示装置の構造を示す図。

【図 1 9】 電子装置の一例を示す図。

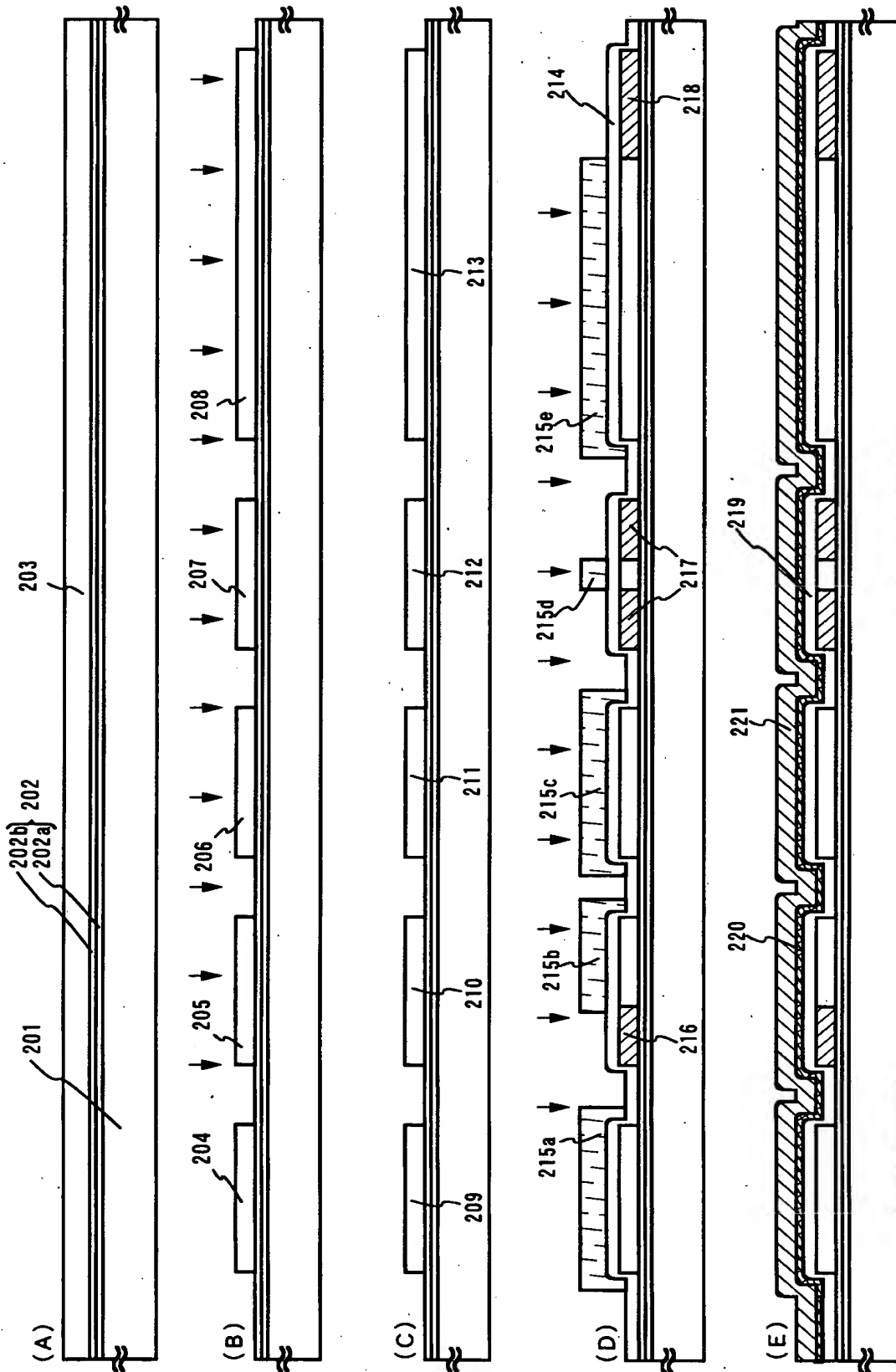
【図 2 0】 プロジェクターの一例を示す図。

【書類名】 図面

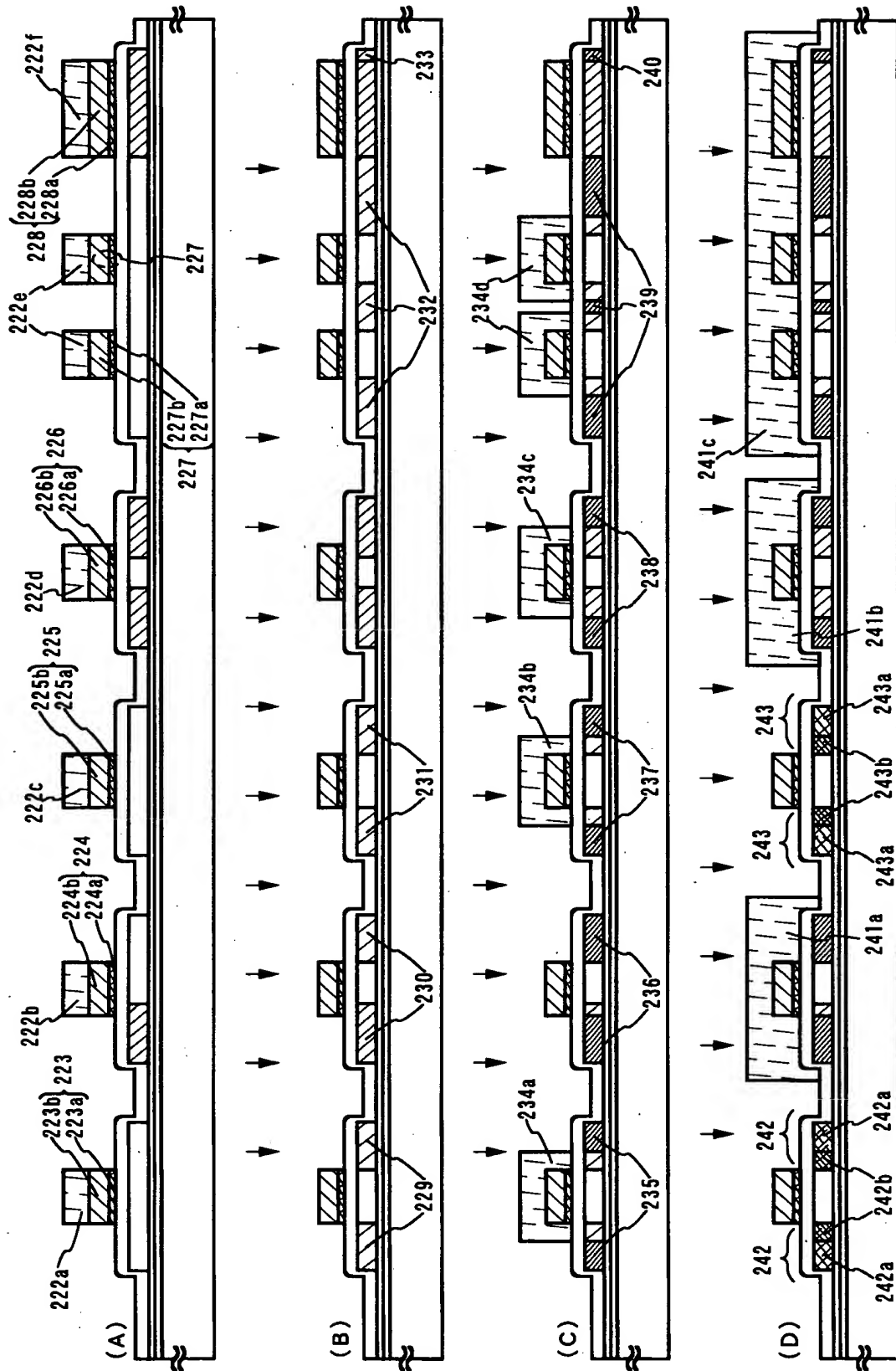
【図 1】



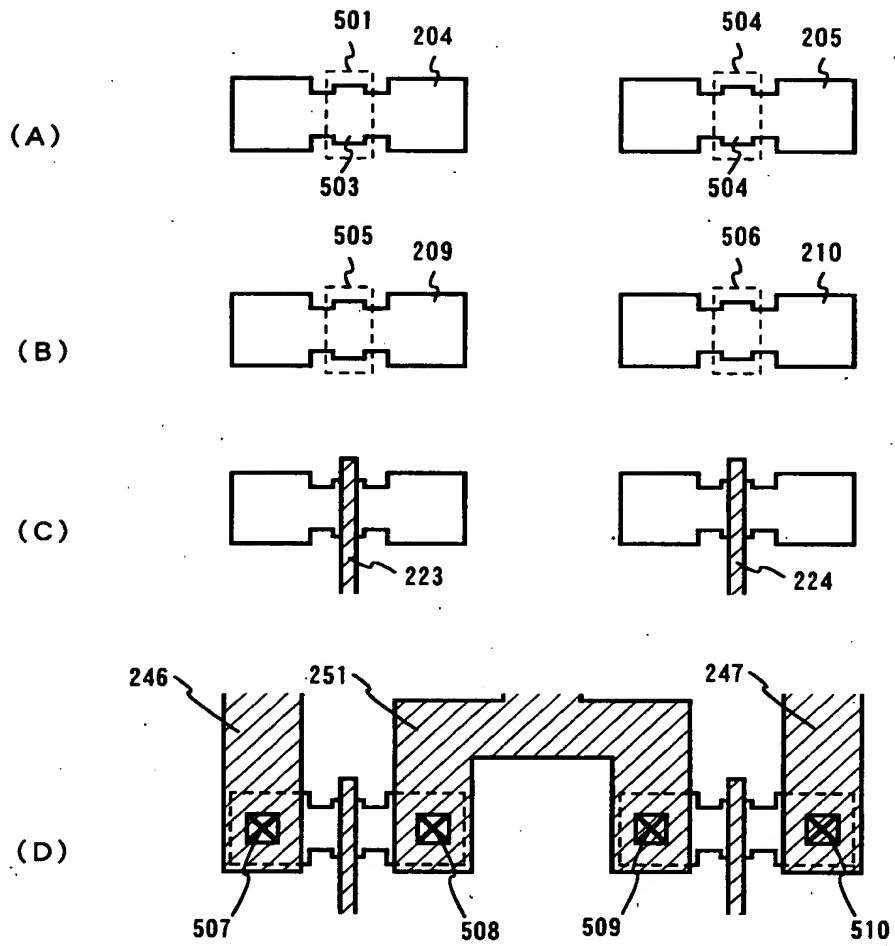
【図 2】



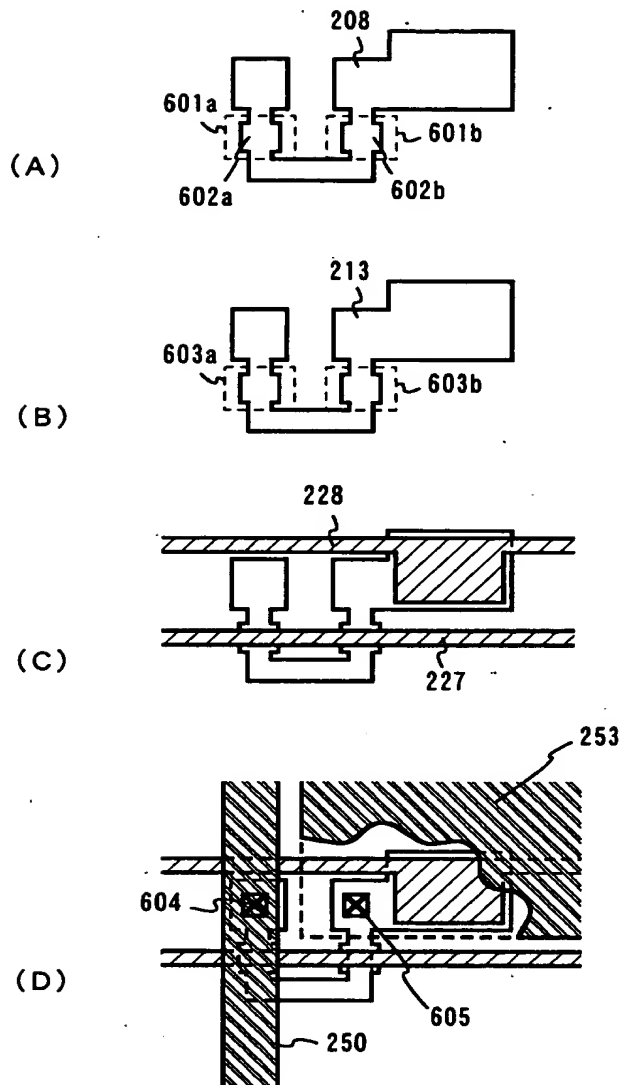
【図 3】



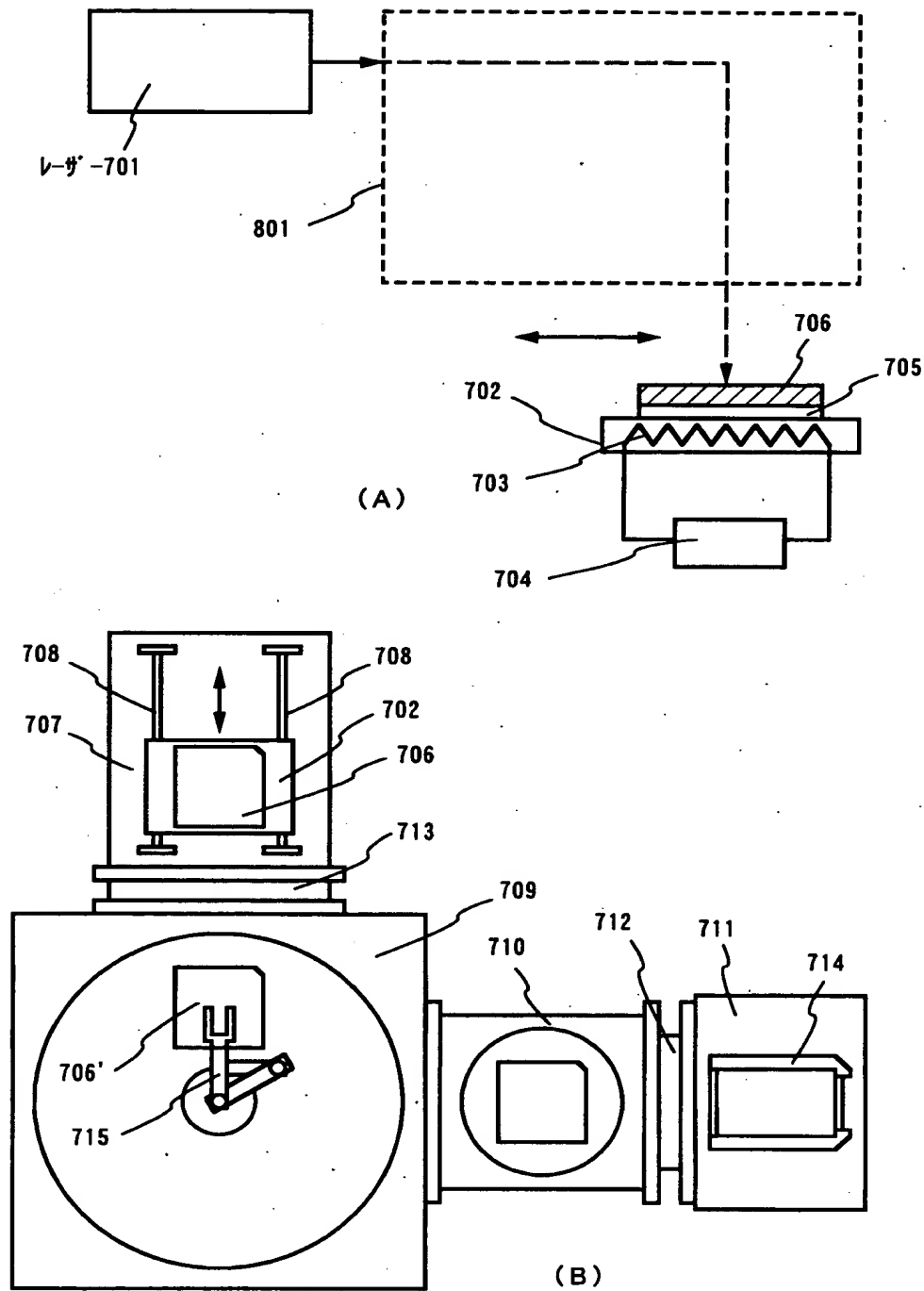
【図 5】



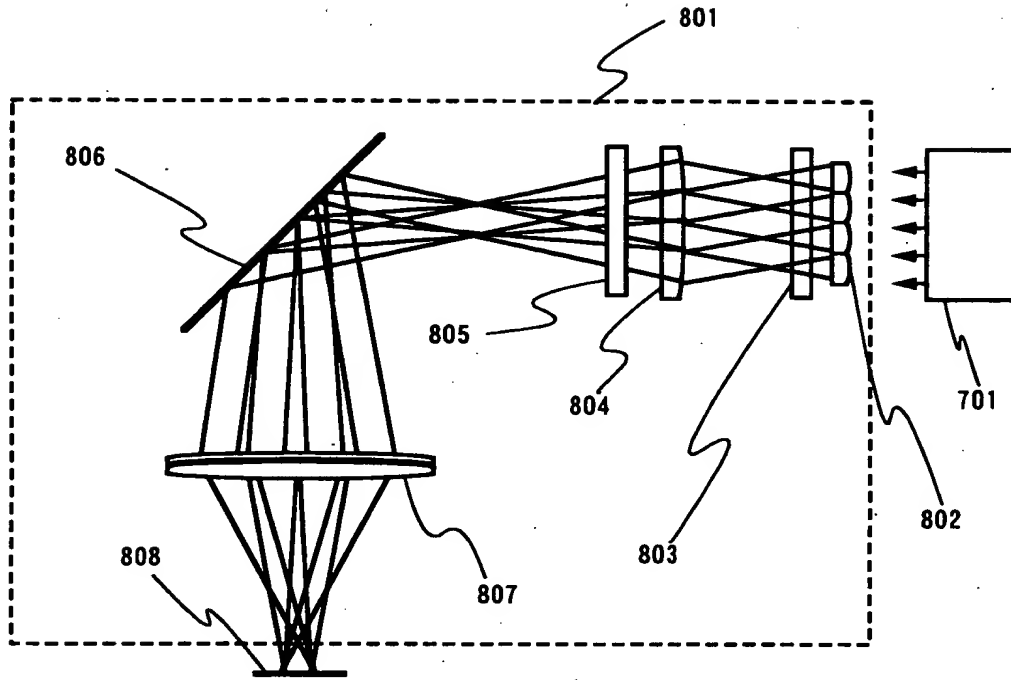
【図 6】



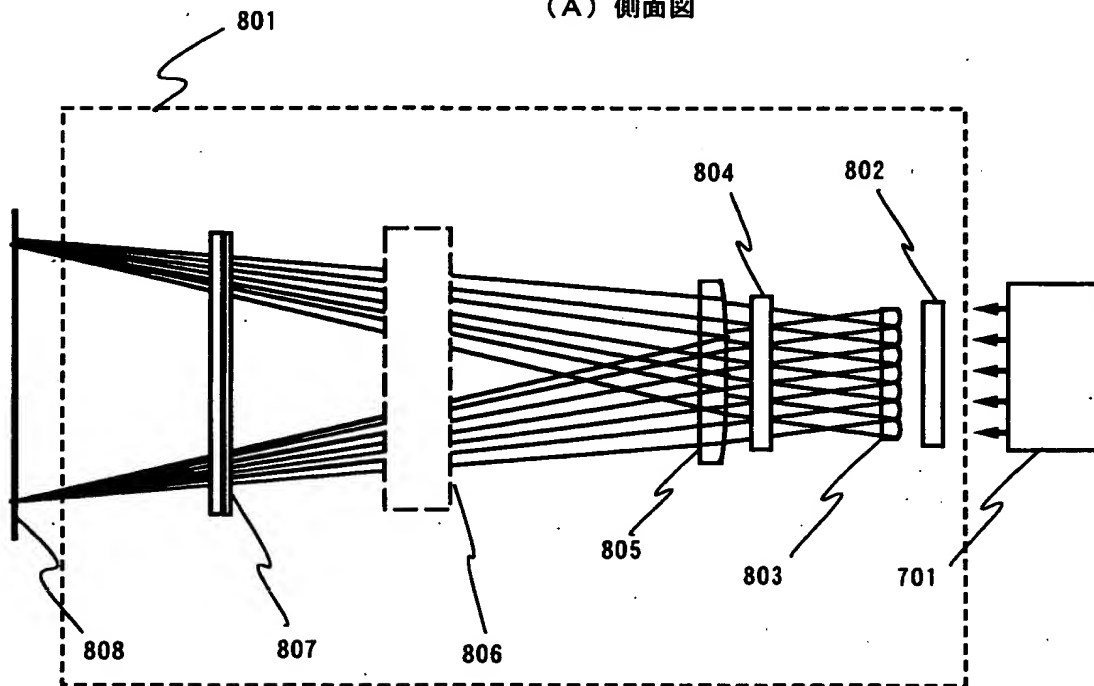
【図 7】



【図 8】

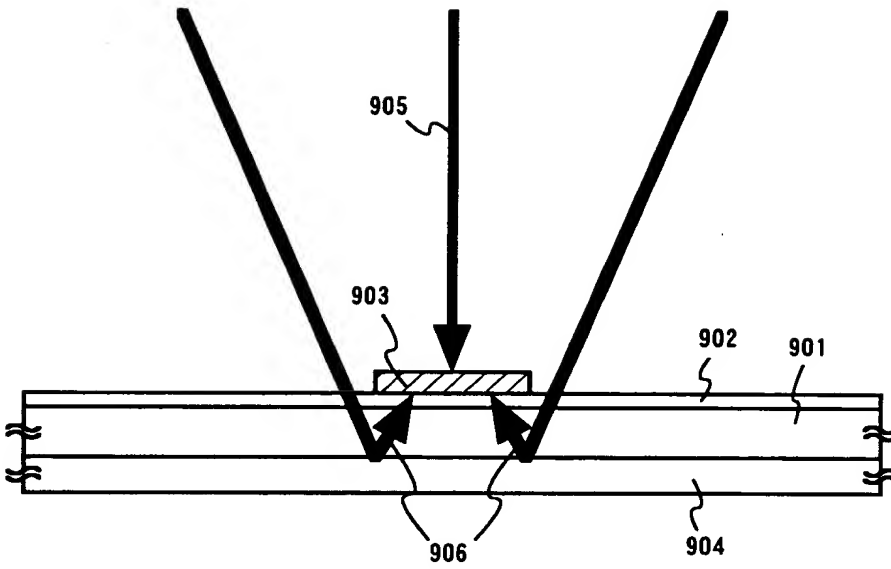


(A) 側面図

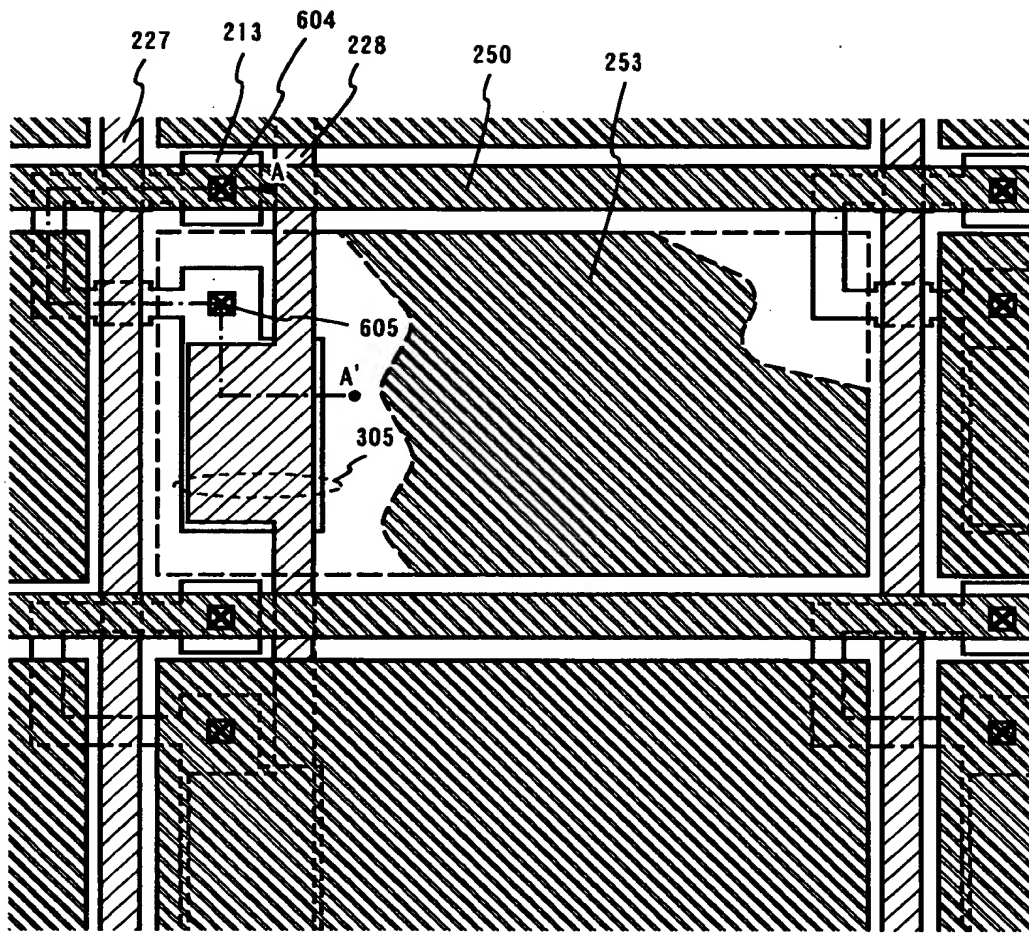


(B) 上面図

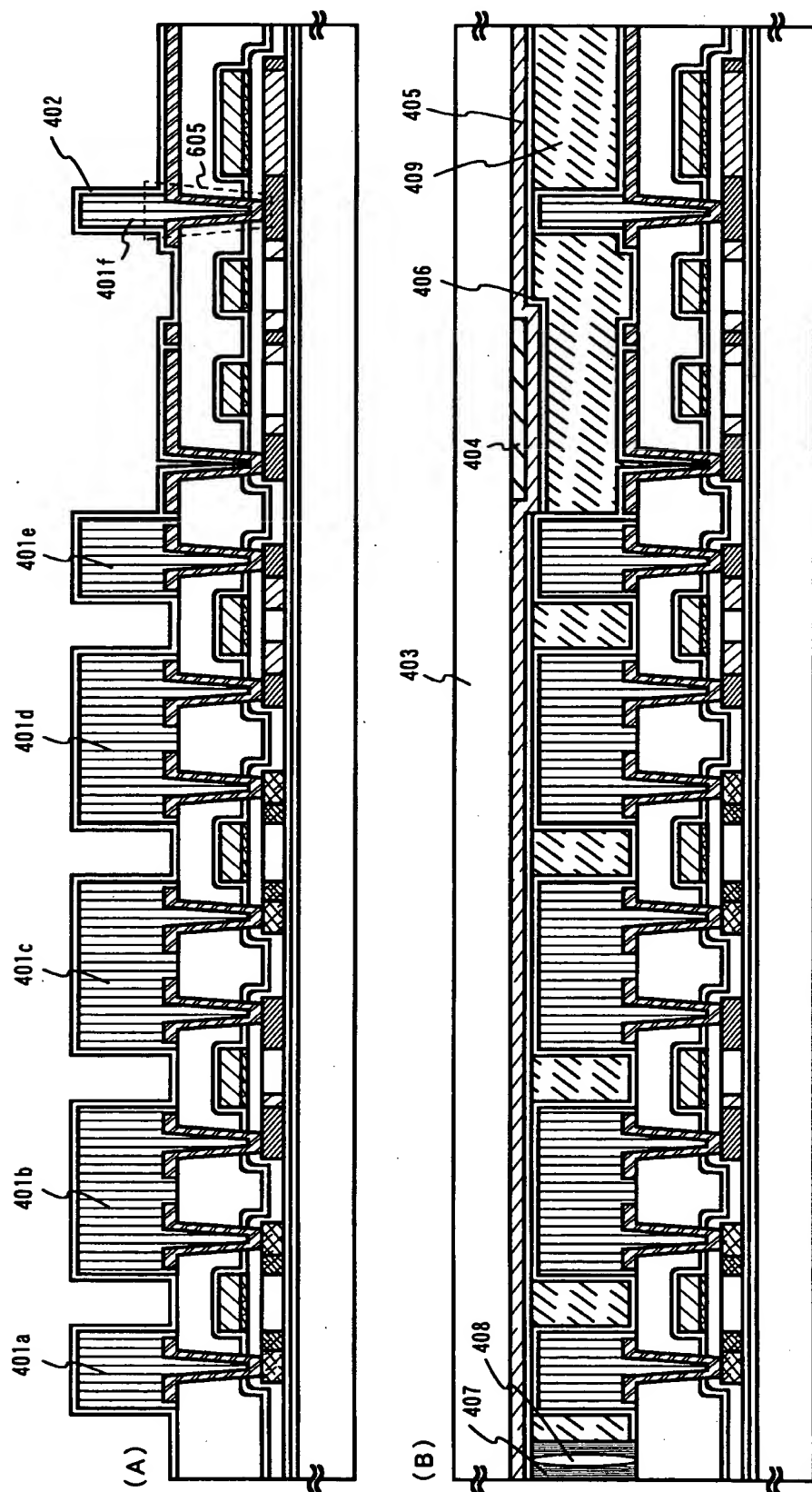
【図 9】



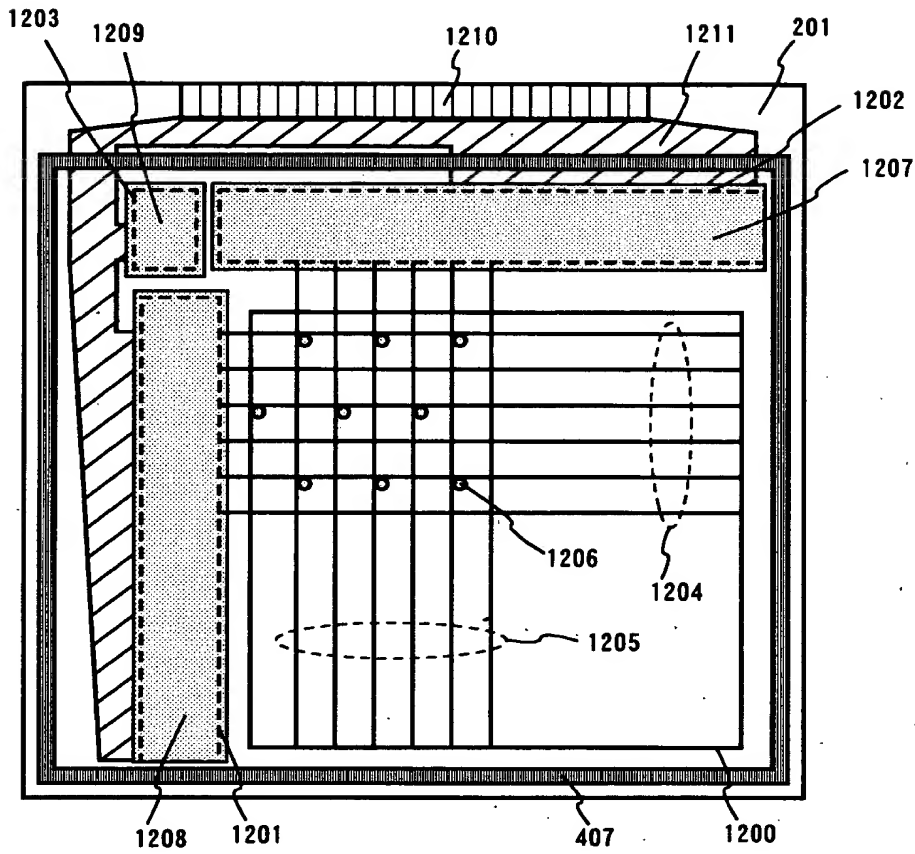
【図 1 0】



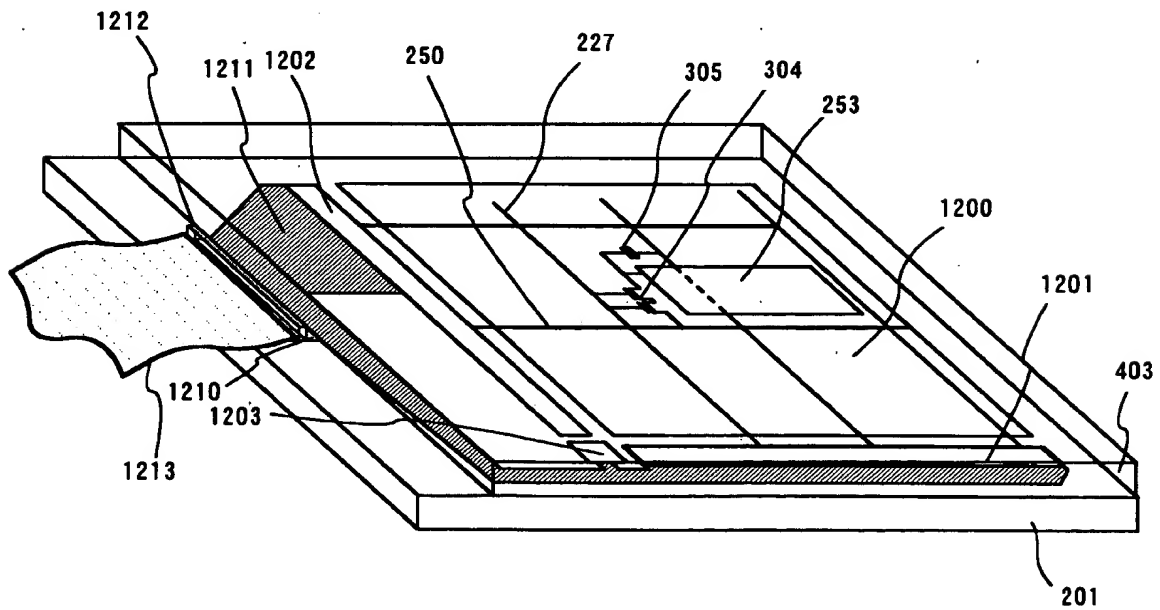
【図 1 1】



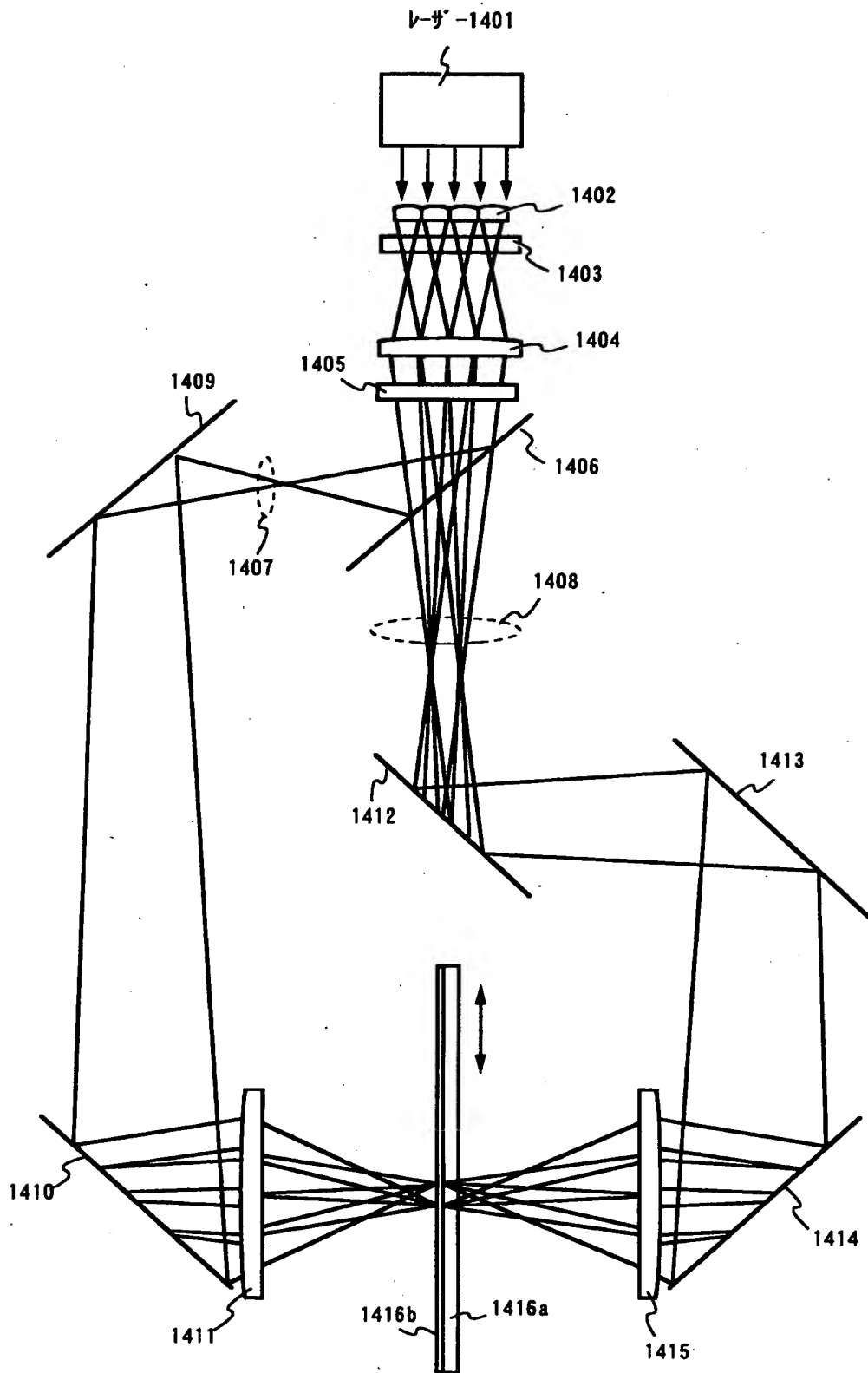
【図 1 2】



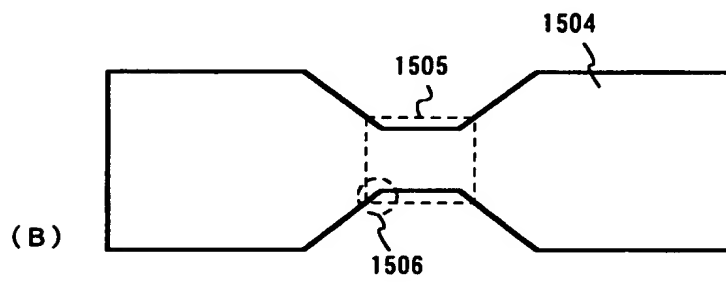
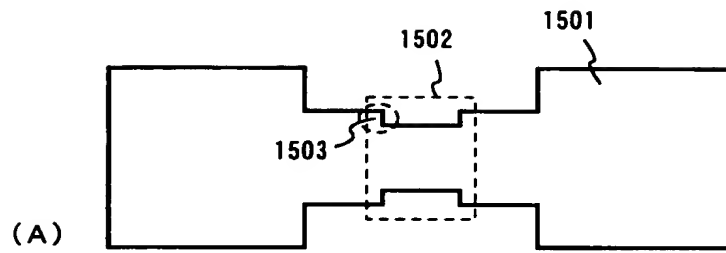
【図 1 3】



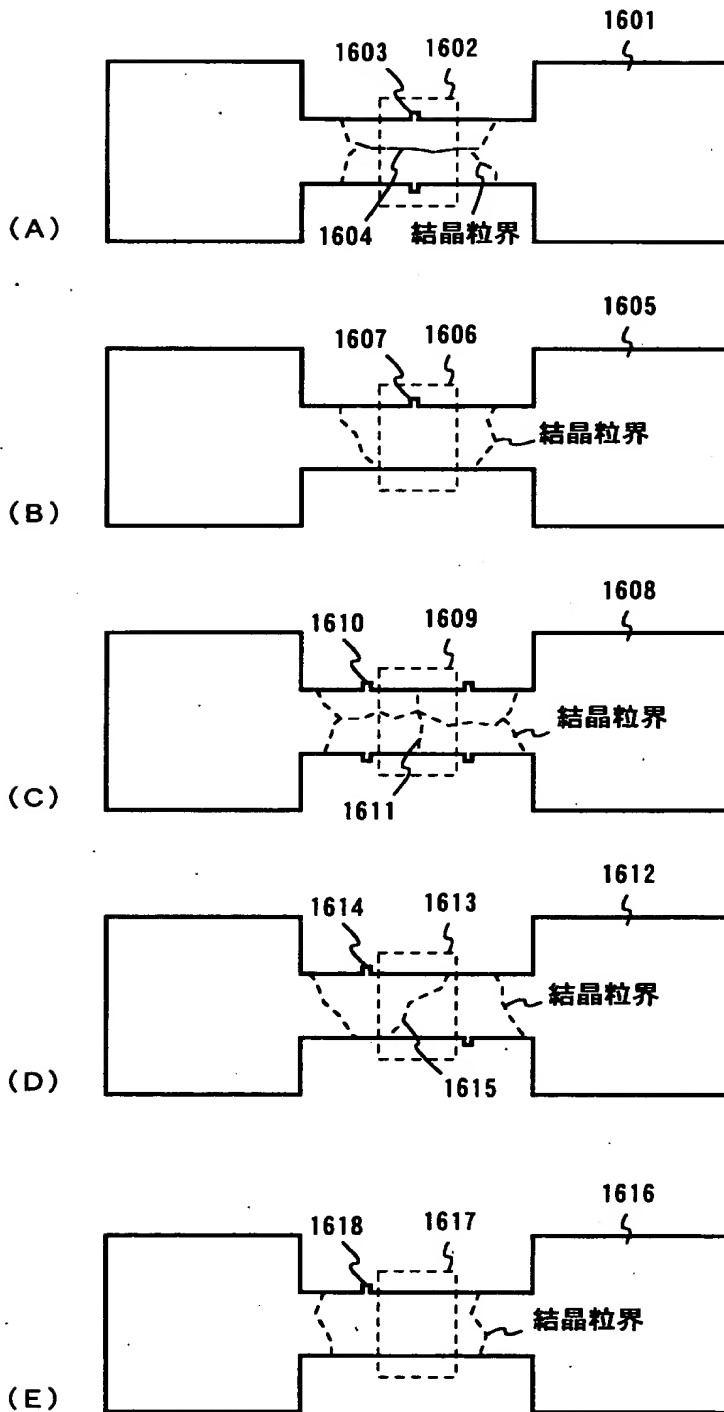
【図 1 4】



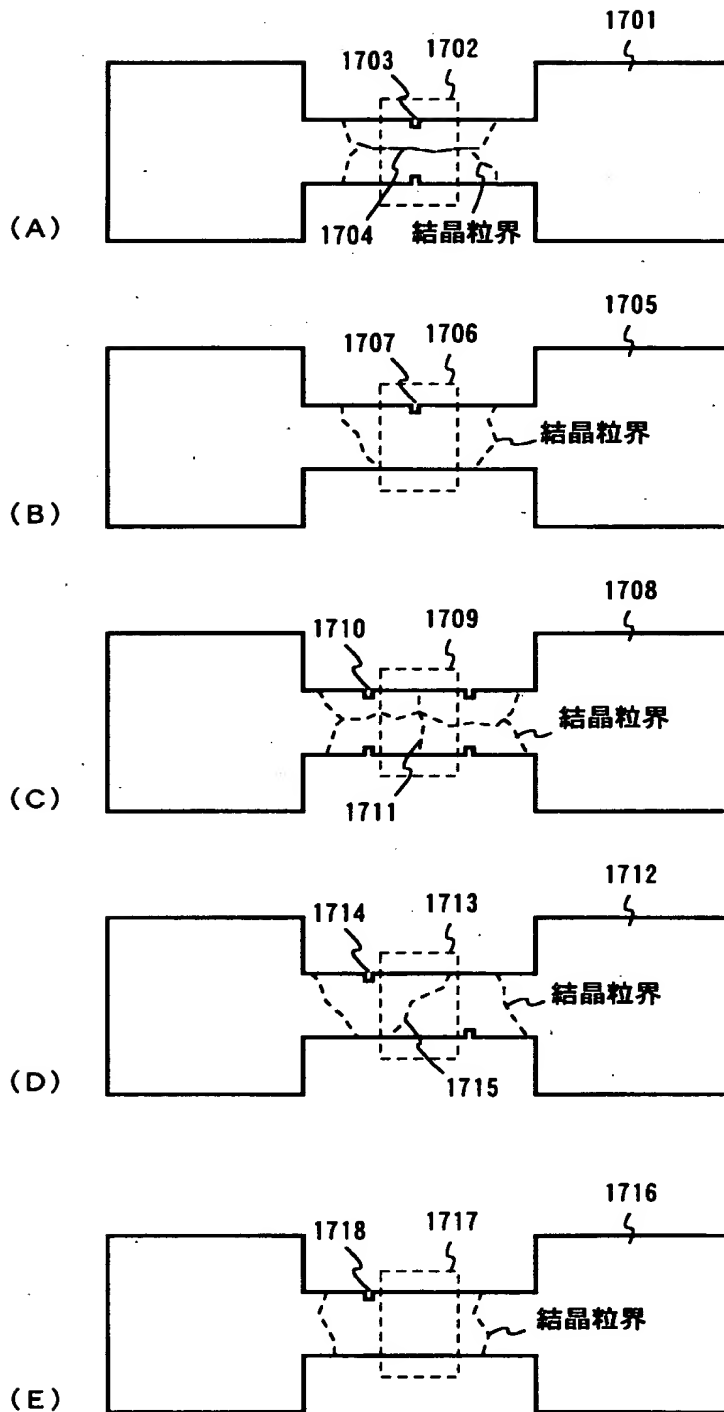
【図 1 5】



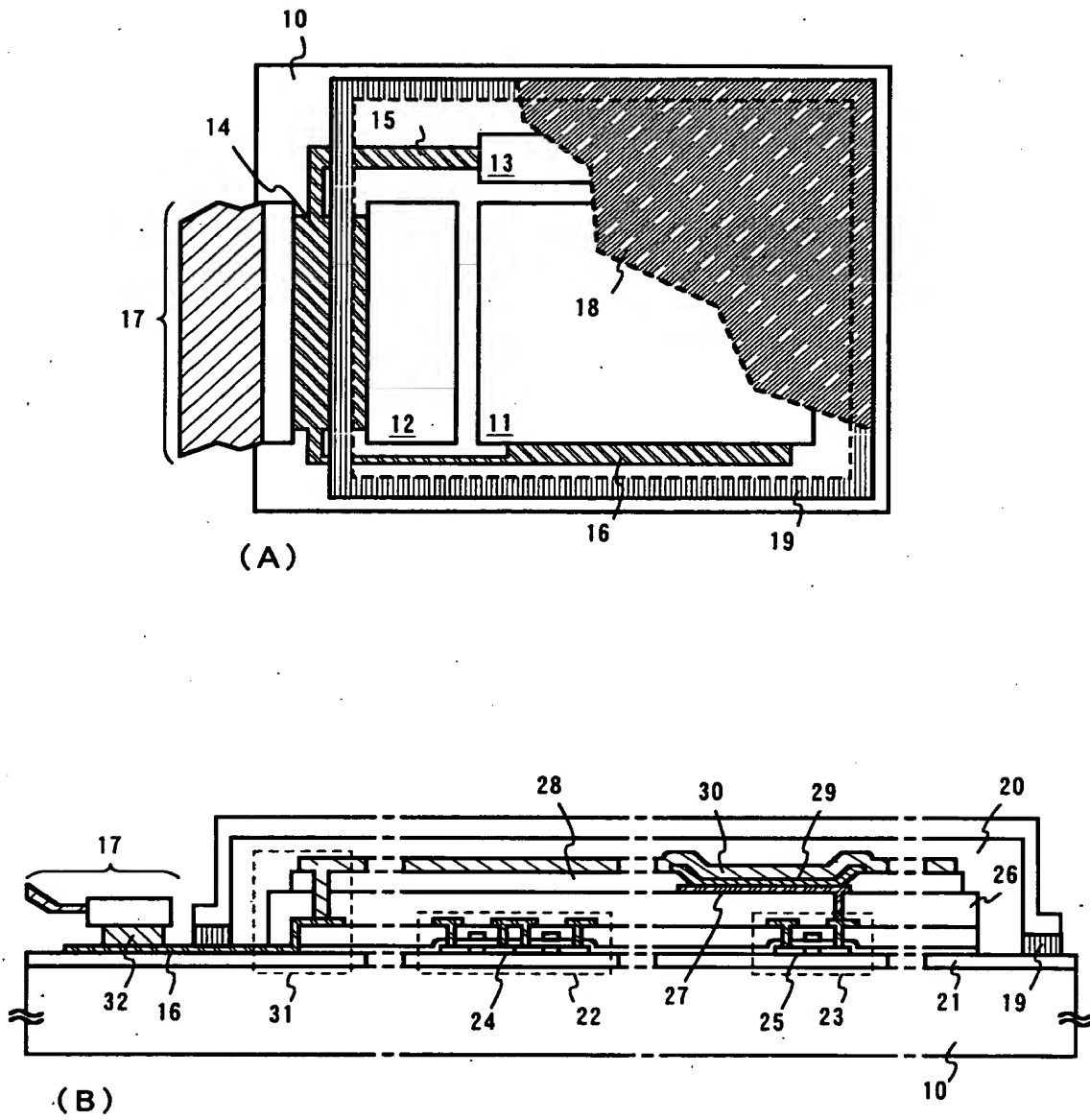
【図 1 6】



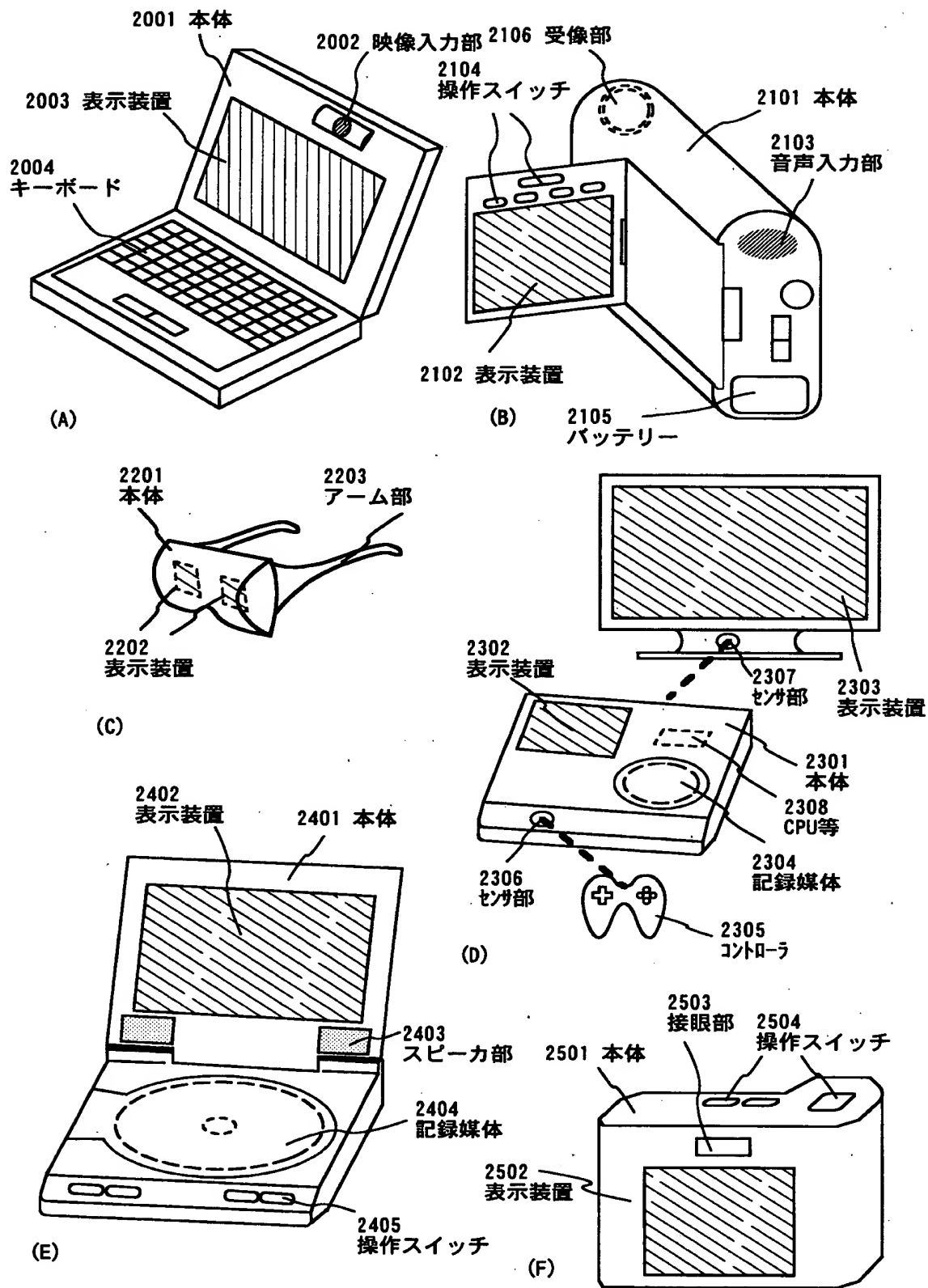
【図 1 7】



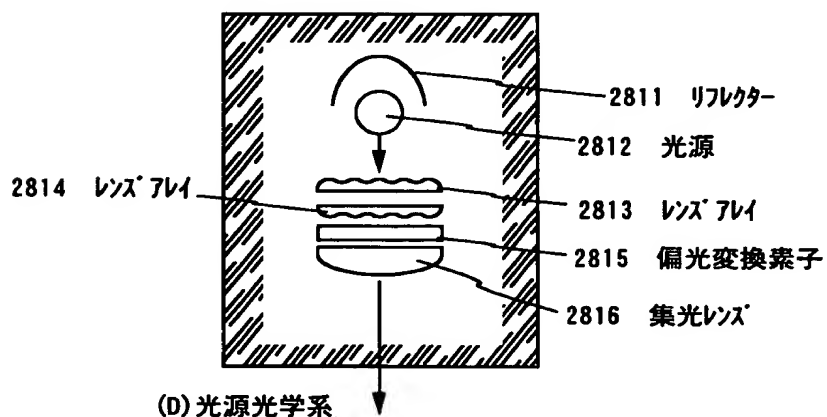
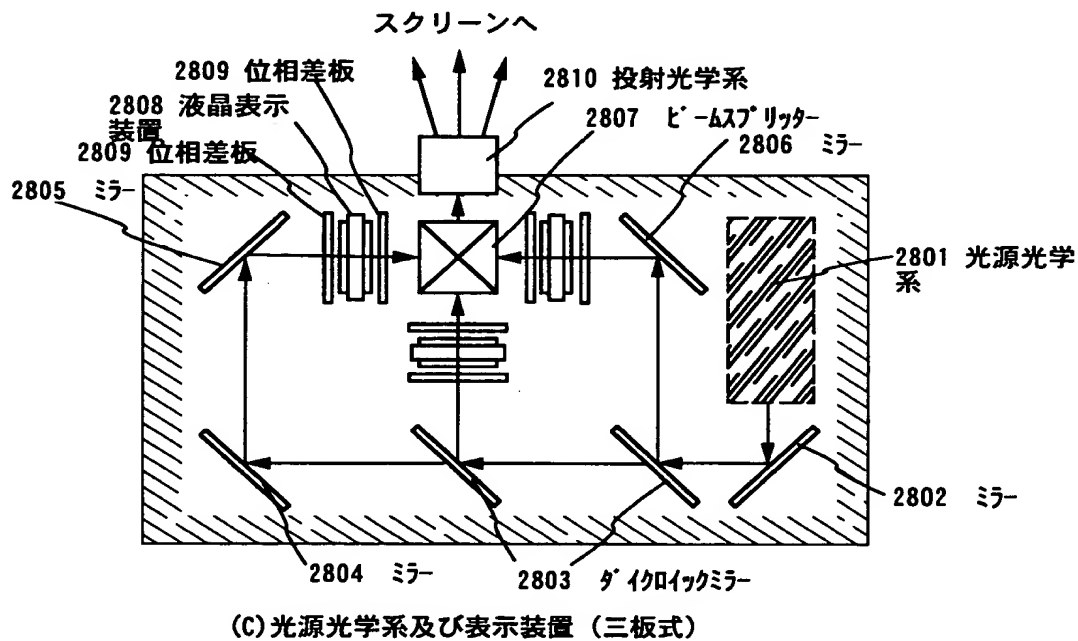
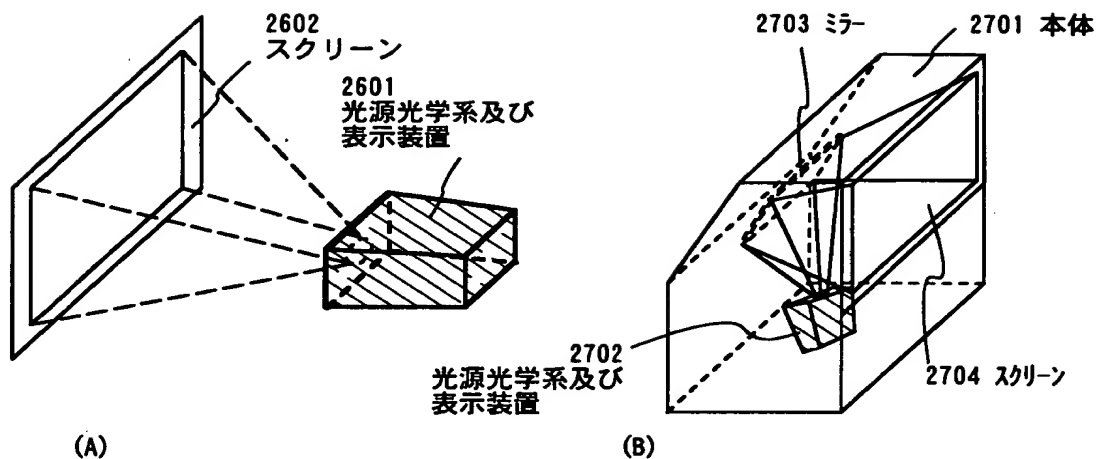
【図 1 8】



【図 1 9】



【図 2 0】



【書類名】 要約書

【要約】

【課題】 結晶粒径の大きい結晶質半導体膜を得るためのレーザーアニール方法とそれを用いた半導体装置の作製方法を提供する。

【解決手段】 非晶質半導体膜をレーザー光の照射により結晶化する際に、非晶質半導体膜の形状変化（凸部または凹部）を用いて意図的に結晶成長の起点を規定し、結晶粒径の大粒径化を図る。そして、一つの結晶粒の内部に少なくともチャンネル形成領域が収まるように活性層（島状半導体膜）の配置を設計することで、TFTの電気特性を向上させることが可能となる。

【選択図】 なし

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 5 3 8 7 8]

1. 変更年月日 1 9 9 0 年 8 月 1 7 日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷 3 9 8 番地

氏 名 株式会社半導体エネルギー研究所